



Linux TVD 开发指南

版本号: 1.0
发布日期: 2022.12.22

版本历史

版本号	日期	制/修订人	内容描述
1.0	2022.12.22	AWA1442	初始版本



目 录

1 前言	1
1.1 文档简介	1
1.2 目标读者	1
1.3 适用范围	1
2 模块介绍	2
2.1 模块功能介绍	2
2.2 相关术语介绍	2
2.3 模块配置介绍	2
2.3.1 Device Tree 配置说明	3
2.3.2 board.dts 配置说明	3
2.3.3 kernel menuconfig 配置说明	5
2.4 源码结构介绍	6
2.5 驱动框架介绍	7
3 应用流程介绍	8
3.1 操作单路 tvd	8
3.2 操作多路拼接	9

1 前言

1.1 文档简介

介绍 TVD 模块的使用方法。

1.2 目标读者

TVD 模块驱动及应用层的使用人员。

1.3 适用范围

表 1-1: 适用产品列表

产品名称	内核版本	驱动文件
T113	Linux-5.4	drivers/media/platform/sunxi-tvd/*

2 模块介绍

2.1 模块功能介绍

在 AW 内部，通常把 CVBS IN 模块称为 TVD 或者 TVIN 模块，是一个用于采集模拟 CVBS 视频的硬件模块，可将输入的 CVBS 信号或 YPbPr 信号转换成 YUV 信号。

表 2-1: 平台硬件功能列表

平台名称	通道数	ADC 数	说明
sun8iw20p1	2	1	双通道共用一个 ADC，使用时需切换，因此配置时也认为该平台只有单通道

2.2 相关术语介绍

表 2-2: 术语介绍

术语	说明
Sunxi	指 Allwinner 的一系列 SOC 硬件平台。
TVD	TV decoder，全志平台的一个用于采集模拟 CVBS 输入信号的硬件模块

2.3 模块配置介绍

TVD 模块的配置分为两部分，其中关于硬件信息的配置，放在内核目录的 dtsi 文件中，路径为：kernel/linux-5.4/arch/arm64（32 位平台为 arm）/boot/dts/sunxi/CHIP.dtsi(CHIP 为研发代号，如 sun8iw20p1 等)。

关于方案板级相关的配置放在 board.dts 里，路径为：device/config/chips/(芯片名)/configs/(方案名)/linux-5.4/board.dts

2.3.1 Device Tree 配置说明

下面节点用于完成驱动的匹配，完成时钟、中断、tvd top 总体硬件信息的配置。

```
tvd: tvd@01c30000 {
    compatible = "allwinner,sunxi-tvd";
    reg = <0x0 0x01c30000 0x0 0x00010000>;/*tvd_top*/ // 配置tvd top的IO寄存器地址
    clocks = <&clk_tvd_top>; // 配置tvd_top的时钟资源
    interrupts = <GIC_SPI 61 IRQ_TYPE_LEVEL_HIGH>; // 配置tvd top的中断号
    tvd-number = <1>; // 配置当前平台硬件支持的tvd通道数
    tvds = <&tvd0>; // 配置当前平台用到的通道
    status = "okay";
};
```

下面节点主要配置各 tvd 通道的硬件信息

```
tv0: tvd0@05c01000 {
    compatible = "allwinner,sunxi-tvd0";
    reg = <0x0 0x05c01000 0x0 0x00010000>; // tvd通道的寄存器IO地址
    interrupts = <GIC_SPI 107 IRQ_TYPE_LEVEL_HIGH>; // tvd通道的中断号
    clocks = <&ccu CLK_TVD0>, <&ccu CLK_BUS_TVD0>; // tvd通道的时钟资源
    status = "okay";
};

tvd1: tvd1@05c02000 {
    compatible = "allwinner,sunxi-tvd1";
    reg = <0x0 0x01c32000 0x0 0x00010000>;
    interrupts = <GIC_SPI 108 IRQ_TYPE_LEVEL_HIGH>;
    clocks = <&ccu CLK_TVD1>, <&ccu CLK_BUS_TVD1>;
    status = "okay";
};

tvd2: tvd2@05c03000 {
    compatible = "allwinner,sunxi-tvd2";
    reg = <0x0 0x01c33000 0x0 0x00010000>;
    interrupts = <GIC_SPI 109 IRQ_TYPE_LEVEL_HIGH>;
    clocks = <&ccu CLK_TVD2>, <&ccu CLK_BUS_TVD2>;
    status = "okay";
};

tvd3: tvd3@05c04000 {
    compatible = "allwinner,sunxi-tvd3";
    reg = <0x0 0x01c34000 0x0 0x00010000>;
    interrupts = <GIC_SPI 110 IRQ_TYPE_LEVEL_HIGH>;
    clocks = <&ccu CLK_TVD3>, <&ccu CLK_BUS_TVD3>;
    status = "okay";
};
```

2.3.2 board.dts 配置说明

```
&tvd {
    tvd_sw      = <1>;
    tvd_hot_plug = <1>;
    tvd_interface = <0>;
    tvd_format  = <0>;
};
```

```
tv_d_system    =<1>;
tv_d_row       =<2>;
tv_d_column    =<2>;
tv_d_channel0_en =<1>;
tv_d_channel1_en =<2>;
tv_d_channel2_en =<3>;
tv_d_channel3_en =<4>;
tv_d_power0    ="vcc-tvin";
vcc-tvin-supply =<&reg_cldo1>;
};

&tv_d0{
    tv_d_used    =<1>;
    tv_d_interface =<0>;
    agc_auto_enable =<1>;
    agc_manual_value =<64>;
    cagc_enable  =<1>;
    fliter_used  =<1>;
};

&tv_d1{
    tv_d_used    =<1>;
    tv_d_interface =<0>;
    agc_auto_enable =<1>;
    agc_manual_value =<64>;
    cagc_enable  =<1>;
    fliter_used  =<1>;
};

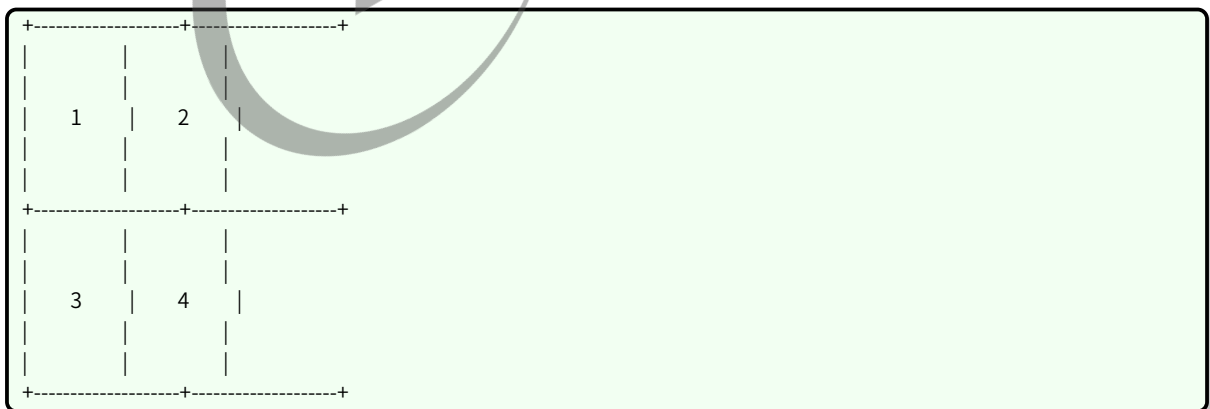
&tv_d2{
    tv_d_used    =<1>;
    tv_d_interface =<0>;
    agc_auto_enable =<1>;
    agc_manual_value =<64>;
    cagc_enable  =<1>;
    fliter_used  =<1>;
};

&tv_d3{
    tv_d_used    =<1>;
    tv_d_interface =<0>;
    agc_auto_enable =<1>;
    agc_manual_value =<64>;
    cagc_enable  =<1>;
    fliter_used  =<1>;
};
```

其中各属性含义如下：

- tv_d_used: create tv_d device, 0: do not create tv_d device; 1: create tv_d device
- tv_d_hot_plug: 0: 关闭热插拔检测功能; 1: 打开热插拔检测功能
- agc_auto_enable: 0: agc 手动模式，这个时候需要设置 agc_manual_value; 1: 自动模式，一般情况下请设置为自动模式
- agc_manual_value: agc manual value, default value is 64

- cagc_enable: 0: disable; 1: enable
- fliter_used: 3d 滤波，思路只能使能一路 0: disable; 1: enable
- tvd_sw: tvd 的总开关，必须开启
- tvd_interface: 0: CVBS, 1: YBPRI, 2: YBPRI
- tvd_format: 0: TVD_PL_YUV420, 1: MB_YUV420, 2: TVD_PL_YUV422
- tvd_system: 0: NTSC, 1: PAL
- tvd_row: 多路拼接模式下的行数量：1 到 2
- tvd_column: 多路拼接模式下的列数量：1 到 2
- tvd_row*tvd_column: 这两个数的乘积表示多路拼接模式下总通道数
- tvd_channelx_en: 多路拼接模式下，0 该通道禁止，1 到 4 表示使能在指定位置上，如下图
- tvd_powerX: tvd 的电源名称，X 取值 0 到 1
- xxx-supply: xxx 为上面 tvd_powerX 所填的电源名称，属性需要引用对应的电源句柄
- tvd_gpioX: tvd 的 gpio 配置，X 取值 0 到 1



2.3.3 kernel menuconfig 配置说明

完成平台配置后，如果是 longan 环境，在 longan 目录下输入 (如果是 tina5.0 环境，在 tina 目录下输入): ./build.sh menuconfig，并按下面步骤操作：

```
Device Drivers --->
<*> Multimedia support --->
  [*] V4L platform devices --->
    <*> sunxi tvd driver
```

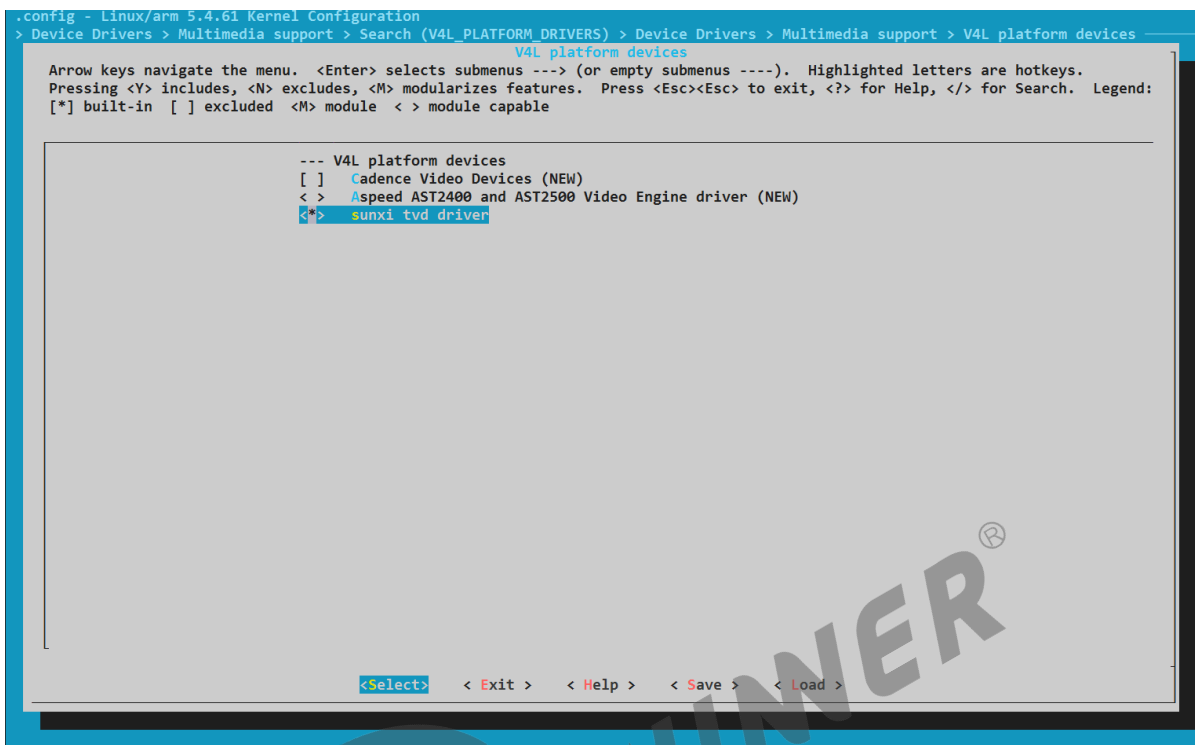


图 2-1: menuconfig 配置

2.4 源码结构介绍

```
drivers/media/platform/sunxi_tvd
├── tvd.c
├── bsp_tvd.c
├── tvd.h
├── bsp_tvd.h
└── Makefile
```

- tvd.c: 设备驱动初始化, 将设备注册进 V4L2 框架
- bsp_tvd.c: 底层硬件寄存器的操作接口

从上面源码结构可以看到, 虽然 TVD 模块也隶属于 CVBS 接口, 但是其实这个模块跟 AW 显示框架没什么关系, 而是通过多媒体的 V4L2 框架来进行管理。

2.5 驱动框架介绍

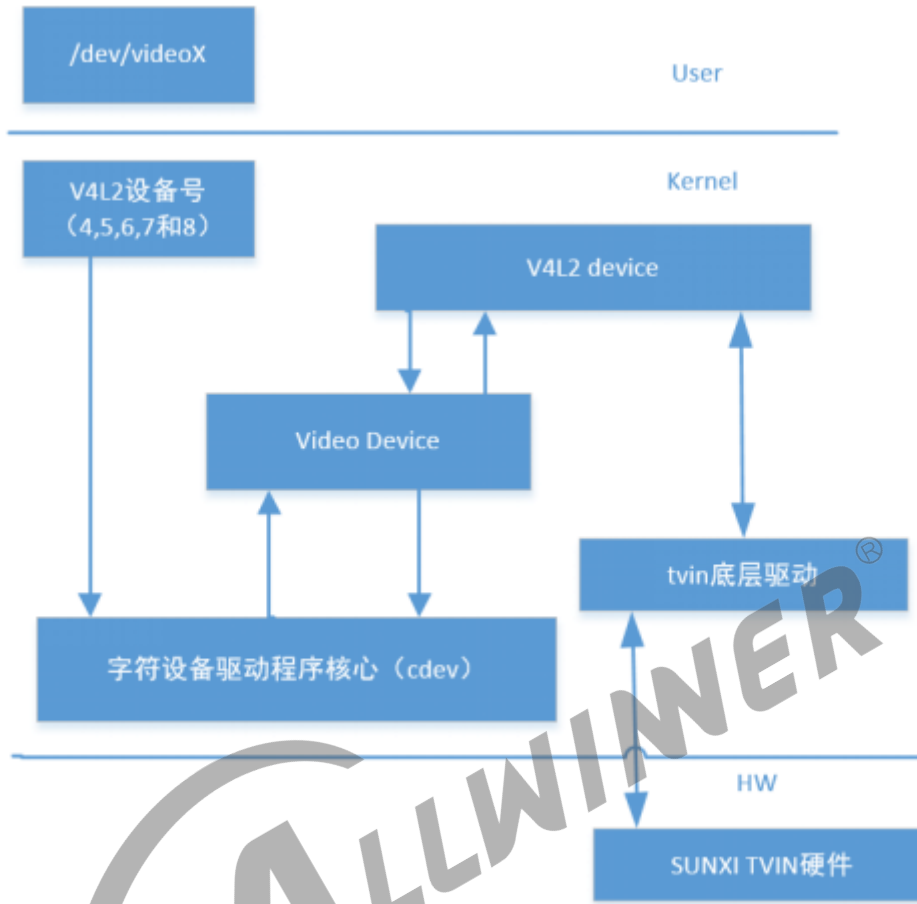


图 2-2: 驱动框架

3 应用流程介绍

tvd 驱动只是负责把 tvd 的硬件描述完成并注册进 V4L2 框架，具体对 tvd 的使用还是放在用户态的应用层。这里归纳关于用户态操作使用 tvd 模块的流程。

3.1 操作单路 tvd

1. 用 open 打开/dev/videox 节点，其中 4 到 7 对应四个通道，video8 对应多路拼接。
2. （仅针对多通道共用 ADC 的平台，如 sun8iw20p1）执行执行 ioctl:VIDIOC_S_INPUT 完成通道和 ADC 的 mapping，然后执行 ioctl:VIDIOC_G_INPUT 确认通道和 ADC mapping 正确
3. 执行 ioctl:VIDIOC_G_FMT，用于初始化 format 以及获取当前 tvd 的锁状态
4. 执行 ioctl: VIDIOC_S_FMT，定制 format，包括颜色空间，一般来说 V4L2_PIX_FMT_NV61 要好于 V4L2_PIX_FMT_NV12，多路拼接的时候，在这个 ioctl 中检测锁信号
5. 执行 ioctl: VIDIOC_REQBUFS，通过 V4L2 框架申请 buffer
6. 执行 ioctl: VIDIOC_QUERYBUF，获取 buffer
7. 执行 ioctl: VIDIOC_QBUF，将获取到的 buffer 入列，供 tvd 模块写入数据
8. 执行 ioctl: VIDIOC_STREAMON，使能 tvd 模块工作采集输入数据
9. 通过 poll/select 的方式查询 dev/videox 节点，如有数据更新，执行 ioctl: VIDIOC_DQBUF 取出已经写好数据的 buffer
10. 执行 ioctl: VIDIOC_QBUF，将步骤 9 中已经取出数据的 buffer 重新入列，供 tvd 模块写入数据
11. 循环步骤 9-10，直至需要停止 tvd 模块，执行 ioctl: VIDIOC_STREAMOFF，关闭 tvd 模块
12. 用 close 释放获取的 fd

3.2 操作多路拼接

多路拼接与单路在应用上的区别除了节点不一样之外，多路拼接是打开/dev/video8 之外，就是VIDIOC_S_FMT 所传参数不同，多路拼接的时候是通过 v4l2_format.fmt.raw_data 来传递参数，raw_data 是一个数组用于存放多路拼接的配置信息。

raw_data 数组的定义如下：

```
#define RAW_DATA_INTERFACE 1
#define RAW_DATA_SYSTEM 2
#define RAW_DATA_FORMAT 3
#define RAW_DATA_PIXELFORMAT 4
#define RAW_DATA_ROW 5
#define RAW_DATA_COLUMN 6
#define RAW_DATA_CH0_INDEX 7
#define RAW_DATA_CH1_INDEX 8
#define RAW_DATA_CH2_INDEX 9
#define RAW_DATA_CH3_INDEX 10
#define RAW_DATA_CH0_STATUS 11
#define RAW_DATA_CH1_STATUS 12
#define RAW_DATA_CH2_STATUS 13
#define RAW_DATA_CH3_STATUS 14

raw_data[RAW_DATA_INTERFACE]: 无需设置，默认固定为tvd
raw_data[RAW_DATA_SYSTEM]: 0: NTSC 1:PAL
raw_data[RAW_DATA_FORMAT]: 0: TVD_PL_YUV420 1: TVD_MB_YUV420 2: TVD_PL_YUV422
raw_data[RAW_DATA_PIXELFORMAT]: 0: RAW_DATA_FMT_NV12 1: RAW_DATA_FMT_NV21 2: RAW_DATA_FMT_NV16 3
: RAW_DATA_FMT_NV61
raw_data[RAW_DATA_ROW]: 行数，值在1~2之间选择
raw_data[RAW_DATA_COLUMN]: 列数，值在1~2之间选择
raw_data[RAW_DATA_CH0_INDEX]: 0: 通道关闭 1~4: 多路拼接在田字格的位置，见上文
raw_data[RAW_DATA_CH1_INDEX]: 0: 通道关闭 1~4: 多路拼接在田字格的位置，见上文
raw_data[RAW_DATA_CH2_INDEX]: 0: 通道关闭 1~4: 多路拼接在田字格的位置，见上文
raw_data[RAW_DATA_CH3_INDEX]: 0: 通道关闭 1~4: 多路拼接在田字格的位置，见上文
```

参考案例如下：

```
fmt.raw_data[RAW_DATA_PIXELFORMAT]=RAW_DATA_FMT_NV12;
fmt.fmt.raw_data[RAW_DATA_FORMAT]=TVD_PL_YUV420;
fmt.raw_data[RAW_DATA_CH0_INDEX]=0;
fmt.raw_data[RAW_DATA_CH0_INDEX]=1;
fmt.raw_data[RAW_DATA_CH0_INDEX]=2;
fmt.raw_data[RAW_DATA_CH0_INDEX]=3;
fmt.fmt.raw_data[RAW_DATA_ROW]=2;
fmt.fmt.raw_data[RAW_DATA_COLUMN]=2;
```




著作权声明

版权所有 ©2023 珠海全志科技股份有限公司。保留一切权利。

本档及内容受著作权法保护，其著作权由珠海全志科技股份有限公司（“全志”）拥有并保留一切权利。

本档是全志的原创作品和版权财产，未经全志书面许可，任何单位和个人不得擅自摘抄、复制、修改、发表或传播本档内容的部分或全部，且不得以任何形式传播。

商标声明

、、**全志科技**、（不完全列举）均为珠海全志科技股份有限公司的商标或者注册商标。在本档描述的产品中出现的其它商标，产品名称，和服务名称，均由其各自所有人拥有。

免责声明

您购买的产品、服务或特性应受您与珠海全志科技股份有限公司（“全志”）之间签署的商业合同和条款的约束。本档中描述的全部或部分产品、服务或特性可能不在您所购买或使用的范围内。使用前请认真阅读合同条款和相关说明，并严格遵循本档的使用说明。您将自行承担任何不当使用行为（包括但不限于如超压，超频，超温使用）造成的不利后果，全志概不负责。

本档作为使用指导仅供参考。由于产品版本升级或其他原因，本档内容有可能修改，如有变更，恕不另行通知。全志尽全力在本档中提供准确的信息，但并不确保内容完全没有错误，因使用本档而发生损害（包括但不限于间接的、偶然的、特殊的损失）或发生侵犯第三方权利事件，全志概不负责。本档中的所有陈述、信息和建议并不构成任何明示或暗示的保证或承诺。

本档未以明示或暗示或其他方式授予全志的任何专利或知识产权。在您实施方案或使用产品的过程中，可能需要获得第三方的权利许可。请您自行向第三方权利人获取相关的许可。全志不承担也不代为支付任何关于获取第三方许可的许可费或版税（专利税）。全志不对您所使用的第三方许可技术做出任何保证、赔偿或承担其他义务。