

## 1. 产品概述

### 1.1. 功能特点

- 32 位内核，最高跑到 48MHz
  - 一个 24 bit 系统定时器
  - 支持低功耗 Idle 模式
  - 单指令周期 32 位硬件乘法器
  - 支持 32 个外部中断的 NVIC, 每个中断有 4 级优先级
  - 支持串行调试接口 (SWD), 有 2 个监视点 (watch points)/4 个断点 (break points)
- 内嵌 1.5V LDO 可支持宽电压输入: 2.2V to 5.5 V, 需外置电容 4.7  $\mu$ F
- 内存
  - 128K Flash (支持 10 万次擦写) 内存用来存放应用程序 (APROM) 和系统引导程序区 (LDROM)
  - 0.5KB 数据 flash
  - 内嵌 24KB SRAM
- 支持 In-System Programming (ISP) & In-Circuit Programming (ICP)
- 系统启动区间可配置, 可以从 APROM, LDROM 或 SRAM 启动
- 工作模式 (低功耗模式, 多钟低功耗策略)
  - Normal 模式, 工作电流 25 mA@3.3V, 25 $^{\circ}$ C
  - Deep-Sleep2 模式, 工作电流 95  $\mu$ A@5.5V, 25 $^{\circ}$ C
- 复位
  - 支持外部硬件复位 nRST, 内置上拉电阻
- 时钟控制
  - 24MHz 内部 oscillator (HRC) (25 $^{\circ}$ C, 5V,  $\pm$  1% 精度)
  - 10 KHz 内部低功耗 oscillator (LRC)
  - 4~32Mhz 晶体振荡器 (HXT)
  - 锁相环 (PLL), 最高支持 144MHz (PLL)
  - 外设模块时钟源可配置
- I/O 口
  - 最多 45 个通用 GPIO 脚
  - 所有 I/O 映射外部中断向量
  - 16 个防倒灌 IO, 4 个 DP/DM 耐压 20V, 6 个 CC 耐压 28V
  - 软件可以配置 I/O 口为以下模式
    - 输入模式, 带内部高阻
    - 推挽输出
    - 开漏输出
    - 全部 IO 口可配置上拉电阻
- 定时器 (Timer)
  - 5 个 16-bit 定时器, 有 8-bit 预分频
  - 定时器 1~2 支持 PWM 功能
  - 定时器 3~5 支持捕获功能
  - 定时器 1~2 支持低功耗唤醒功能
- 看门狗定时器 (WDT)
  - 多路时钟源选择
  - 超时复位延时周期可选择
  - 睡眠模式或深度睡眠模式支持唤醒 CPU 功能
  - 当超时发生时, 可以选择发生中断或者复位 CPU
- 窗看门狗定时器 (WWDT)
  - 6-bit 向下计数器, 有 11-bit 预分频, 可用于更大范围的窗选择
- USB PD
  - 3 组 CC 口 (CC1\_A/CC2\_A, CC1\_B/CC2\_B, CC1\_C/CC2\_C)
  - 支持 USB PD3.1 通信模块
  - 支持 PPS, AVS
- USB Type-C
  - 支持 Type-C 协议
  - CC1、CC2 支持上拉电流源输出 80 $\mu$ A、180 $\mu$ A、330 $\mu$ A
  - CC1、CC2 支持 5.1K 下拉, 默认开启
  - 支持 Dead Battery 检测
  - 做 UFP 时可自动进行充电能力检测
  - 支持 FRS
  - 支持 VCCON
- UFCS、QC、SCP、AFC、BC1.2、Apple2.4
  - 支持 3 组独立 DP/DM PHY 层
- USB
  - 符合 USB1.1 全速设备的技术规范
  - 4 个 USB 端点
  - CRC (循环冗余校验) 生成/校验, 反向不归零 (NRZI) 编码/解码和位填充
  - 支持 USB 挂起/恢复操作
- USART
  - 3 组 USART
  - 支持单线通信
  - 支持同时数据的发送和接收;
  - 波特率可配
  - 支持自动波特率
  - 支持 8/9 位数据发送和接收
- I<sup>2</sup>C
  - 2 组 I<sup>2</sup>C, 均支持 Master/Slave

- 通信速度支持：低速(100K)、快速(400K)
- 支持多主总线(无核心主设备)
- 同时发起传输的主设备之间仲裁，防止数据被破坏
- 支持 7 位/10 位寻址模式
- 支持唤醒通信且数据不丢失
- 可编程的时钟适用不同速率控制
- 串行外设接口(SPI)
  - 1 个 SPI 接口
  - 3 位预分频器可以产生 8 种主模式频率
  - 4 到 16 位可配置的帧格式
- 模数转换器(ADC)
  - 12 位 SAR ADC，支持全差分 and 单端模式
  - 20 路模拟输入通道
- 内部 1V、2.5V、VDD 三种参考选择
- 内部参考电压 1V、2.5V，硬件自动校准，校准后精度 $\pm 3\%$ @5V，25°C
- 数模转换器(DAC)
  - 12 位 DAC
  - 内置输出缓冲器，可关断
  - 内部参考电压 1V、2.5V
- DEBUG 特性
  - DEBUG 时支持烧录芯片，并可改变用户配置
- 32-位唯一序列号 (Unique ID)
- 128-位唯一客户 ID
- 工作温度：-40°C~105°C
- 工作电压：2.2V~5.5V
- 封装：QFN48

## 1.2. 产品说明

CS32G030 是适用于 PC 应用的 USB Type-C 和 USB PD 控制器。集成了 Type-C CC 和 USB PD 所有功能，USB BC1.2。同时还集成了多种手机的快充协议，以增强终端设备的充电兼容性。CS32G030 系列内部集成 32 位的微处理器，工作频率 48MHz，可以支持很广范围的工业控制和需要高性能 CPU 的场合。内嵌 128K 字节程序 Flash，24K 字节 SRAM 及多种外设，如：I/O 口、定时器、USART、I<sup>2</sup>C、ADC、定时器、看门狗，这使 CS32G030 系列可以用于更广泛的应用。另外，CS32G030 系列还配备应用编程 (IAP) 功能，让用户可以升级固件而不必将芯片从板子上取下。

CS32G030 系列微控制器的工作温度范围为-40°C~105°C，工作电压范围 2.2V~5.5V。芯片提供一系列工作模式，以满足不同的低功耗应用。

1.3. 器件一览

表 1 CS32G030 系列

1.4. 功能框图

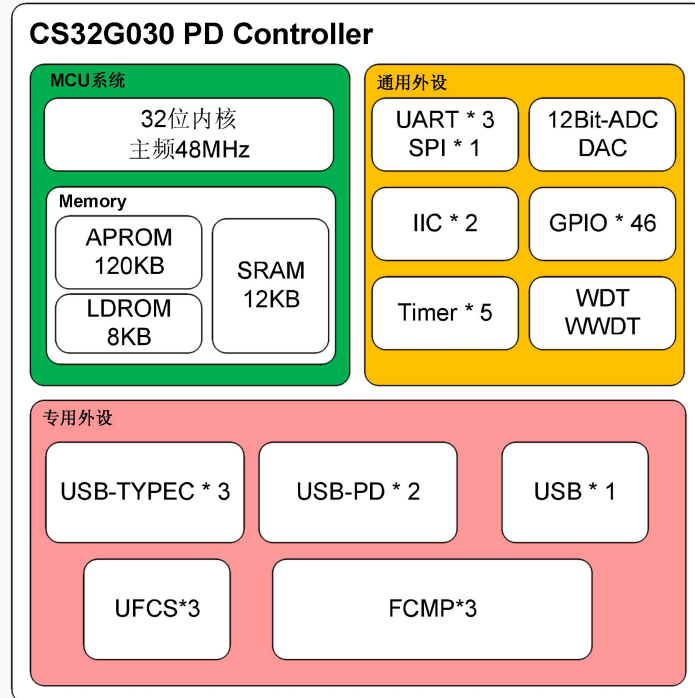


图 1 功能框图

## 目 录

1. 产品概述.....	1
1.1. 功能特点.....	1
1.2. 产品说明.....	2
1.3. 器件一览.....	3
1.4. 功能框图.....	3
目 录.....	4
版本历史.....	6
2. 引脚描述.....	7
2.1.1. QFN48 引脚图.....	7
2.1.2. 引脚描述.....	7
2.2. I/O 复用.....	9
3. 功能描述.....	12
3.1. 存储器.....	12
3.1.1. 存储器映射.....	13
3.2. 复位.....	14
3.2.1. 系统复位.....	15
3.2.2. 软件复位.....	15
3.2.3. 上电复位.....	15
3.2.4. 看门狗复位.....	15
3.2.5. 掉电复位.....	15
3.2.6. 外部硬件复位.....	15
3.3. 时钟.....	16
3.4. 电源管理.....	18
3.4.1. 电源供电.....	18
3.4.2. 低功耗模式.....	19
3.4.3. 上电复位/掉电复位(POR/PDR).....	19
3.5. 中断和事件.....	19
3.6. 定时器.....	19
3.6.1. 通用定时器 1/2.....	20
3.6.2. 通用定时器 3/4/5.....	20
3.6.3. 滴答定时器(SysTick).....	21
3.7. 看门狗.....	21
3.7.1. 独立看门狗定时器(FWDT).....	21
3.7.2. 窗看门狗定时器(WWDT).....	21
3.8. ADC.....	21
3.9. 数模转换器 (DAC) .....	21
3.10. I <sup>2</sup> C 接口.....	22
3.11. 通用同步/异步收发器 (USART) .....	22
3.12. 串行外设总线 (SPI) .....	23
3.13. TYPE-C.....	23

3.14. PD.....	24
3.15. UFCS.....	24
3.16. USB 接口.....	25
3.17. GPIO.....	25
3.18. 串行线调试口 (SWD) .....	25
3.18.1. 概述.....	25
3.18.2. 特性.....	25
3.18.3. 引脚说明.....	26
<b>4. 电气特性.....</b>	<b>27</b>
4.1. 绝对最大额定值.....	27
4.2. ESD 特性.....	27
4.3. 直流电气特性.....	27
4.4. 内部 24MHz HIRC 振荡器特性.....	28
4.5. 内部 10kHz LIRC 振荡器特性.....	28
4.6. PLL 特性.....	29
4.7. 外部晶体振荡器特性.....	29
4.8. I <sup>2</sup> C 特性.....	29
4.9. FLASH 特性.....	30
4.10. VCONN.....	30
4.11. ADC 特性.....	30
4.12. USB PHY 特性.....	31
4.13. DAC 特性.....	31
4.14. 增益可编程放大器.....	32
4.15. CC、DP/DM 比较器.....	33
4.16. 内部参考电压.....	33
4.17. 上电/掉电复位.....	33
<b>5. 典型应用电路.....</b>	<b>35</b>
<b>6. 封装信息.....</b>	<b>36</b>
6.1. QFN48(5MM*5MM*0.75MM,E=0.35MM).....	36
<b>7. 潮湿敏感度等级.....</b>	<b>38</b>
<b>8. SMT 设计要求.....</b>	<b>39</b>
8.1. 回流焊温度曲线.....	39
8.2. 设备要求.....	39
8.3. 锡膏要求.....	39
8.4. 吸嘴要求.....	40
<b>9. 免责声明和版权公告.....</b>	<b>42</b>

## 版本历史

版本号	说明	日期
V0.1	初始版本	2023-02-07

## 2. 引脚描述

### 2.1.1. QFN48 引脚图

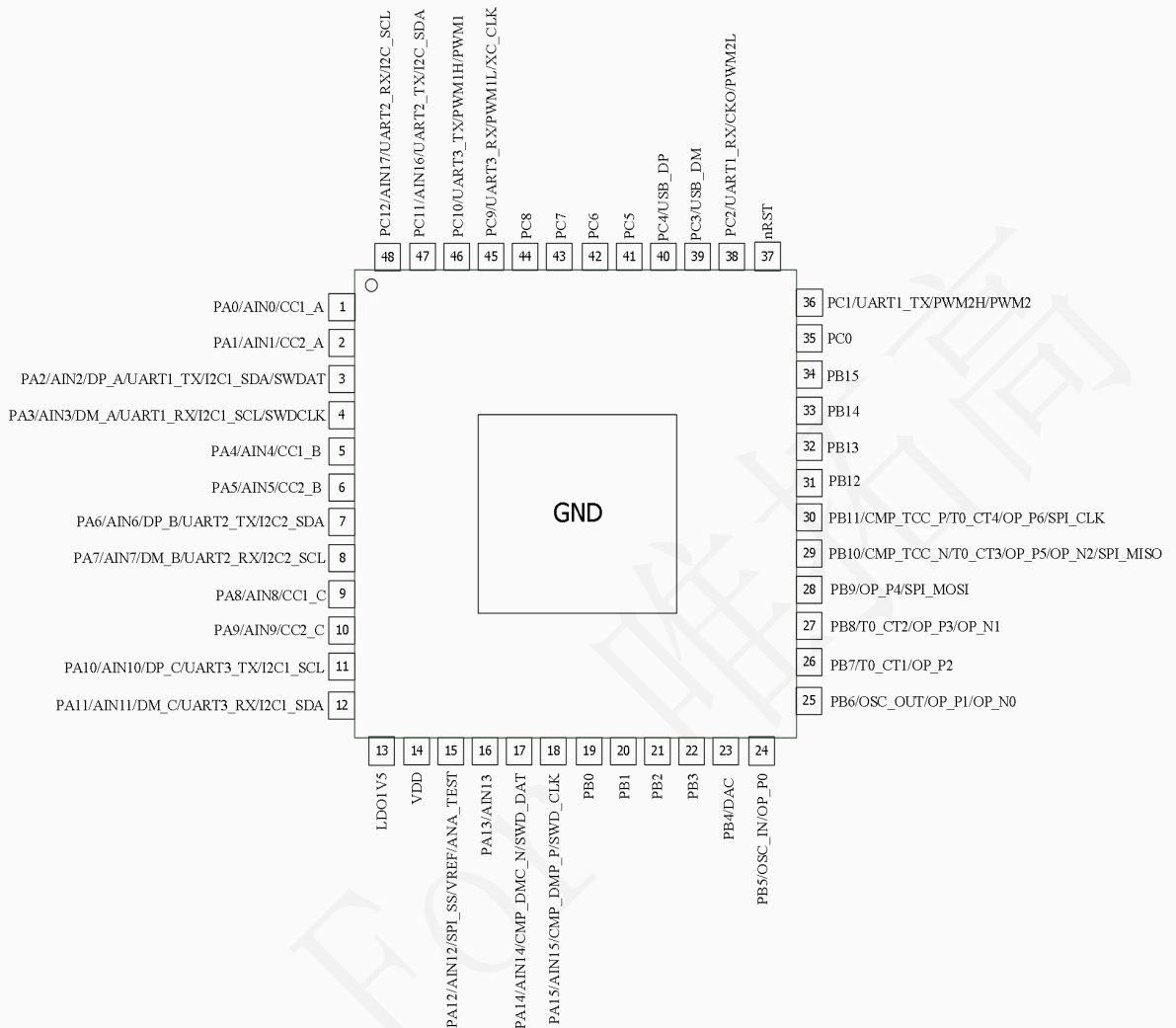


图 2 QFN48 封装引脚图（顶视图）

### 2.1.2. 引脚描述

引脚名称	类型		描述	
QFN-48	引脚名称	类型	复用功能	特殊功能
1	PA0			ADC_IN0 CC1_A
2	PA1	I/O	-	ADC_IN1 CC2_A
3	PA2	I/O	USART1_TX I2C1_SDA SWDIO	ADC_IN2 DP_A

4	PA3	I/O	USART1_RX I2C1_SCL SWDCLK	ADC_IN3 DM_A
5	PA4	I/O	-	ADC_IN4 CC1_B
6	PA5	I/O	-	ADC_IN5 CC2_B
7	PA6	I/O	USART2_TX I2C2_SDA	ADC_IN6 DP_B
8	PA7	I/O	USART2_RX I2C2_SCL	ADC_IN7 DM_B
9	PA8	I/O		ADC_IN8 CC1_C
10	PA9	I/O		ADC_IN9 CC2_C
11	PA10	I/O	USART3_TX I2C1_SCL	ADC_IN10 DP_C
12	PA11	I/O	USART3_RX I2C1_SDA	ADC_IN11 DM_C
13	LDO_1V5	S		
14	VDD	S		
15	PA12	I/O	SPI_NSS	ADC_IN12 VREF
16	PA13	I/O		ADC_IN13
17	PA14	I/O	SWDIO(默认)	ADC_IN14 CMP_DMC_N
18	PA15	I/O	SWDCLK (默认)	ADC_IN15 CMP_DMC_P
19	PB0	I/O		
20	PB1	I/O		
21	PB2	I/O		
22	PB3	I/O		
23	PB4	I/O		DAC
24	PB5	I/O		OP_P0 OSC_IN
25	PB6	I/O		OP_P1 OSC_OUT OP_N0
26	PB7	I/O	T0_CT1	OP_P2
27	PB8	I/O	T0_CT2	OP_P3 OP_N1
28	PB9	I/O	SPI_MOSI	OP_P4
29	PB10	I/O	T0_CT3 SPI_MISO	CMP_TCC_N OP_P5 OP_N2
30	PB11	I/O	T0_CT4 SPI_CLK	CMP_TCC_P OP_P6
31	PB12	I/O		
32	PB13	I/O		
33	PB14	I/O		
34	PB15	I/O		

35	PC0	I/O		
36	PC1	I/O	USART1_TX TIM2_CH1H TIM2_CH1	
37	nRST	I/O	复位输入/ 内部复位输出 (低电平有效)	
38	PC2	I/O	CKO USART1_RX TIM2_CH1N	
39	PC3	I/O		USBDM
40	PC4	I/O		USBDP
41	PC5	I/O		
42	PC6	I/O		
43	PC7	I/O		
44	PC8	I/O		
45	PC9	I/O	USART3_RX TIM1_CH1N	XC_CLK
46	PC10	I/O	USART3_TX TIM1_CH1H TIM1_CH1	
47	PC11	I/O	USART2_TX I2C2_DAT	AIN16
48	PC12	I/O	USART2_RX I2C2_SCL	AIN17

## 2.2. I/O 复用

表 2 PA 口复用功能描述

引脚名称	复用功能 0	复用功能 1	复用功能 2	复用功能 3	复用功能 4
PA0					
PA1					
PA2	SWDIO	USART1_TX/ UFCS1_TX	I2C1_SDA		
PA3	SWDCLK	USART1_RX/ UFCS1_RX	I2C1_SCL		
PA4					
PA5					
PA6		USART2_TX/ UFCS2_TX	I2C2_SDA		
PA7		USART2_RX/ UFCS2_RX	I2C2_SCL		
PA8					
PA9					
PA10		USART3_TX/ UFCS3_TX	I2C1_SCL		
PA11		USART3_RX/ UFCS3_RX	I2C1_SDA		

PA12		SPI_NSS			
PA13					
PA14	SWDIO				
PA15	SWDCLK				

注：UFCS 的输出优先级要高于 USART

**表 3 PB 口复用功能描述**

引脚名称	复用功能 0	复用功能 1	复用功能 2	复用功能 3	复用功能 4
PB0					
PB1					
PB2					
PB3					
PB4					
PB5					
PB6					
PB7	T0_CT1				
PB8	T0_CT2				
PB9		SPI_MOSI			
PB10	T0_CT3	SPI_MISO			
PB11	T0_CT4	SPI_CLK			
PB12					
PB13					
PB14					
PB15					

注：UFCS 的输出优先级要高于 USART

**表 4 PC 口复用功能描述**

引脚名称	复用功能 0	复用功能 1	复用功能 2	复用功能 3	复用功能 4
PC0					
PC1		USART1_TX/ UFCS1_TX	TIM2_CH1H	TIM2_CH1	
PC2	CKO	USART1_RX/ UFCS1_RX	TIM2_CH1N		
PC3					
PC4					

PC5					
PC6					
PC7					
PC8					
PC9	USART3_RX/ UFCS3_RX		TIM1_CH1N		
PC10	USART3_TX/ UFCS3TX		TIM1_CH1H	TIM1_CH1	
PC11	USART2_TX/ UFCS2_TX	I2C2_SDA	TIM2_CH1H	TIM2_CH1	
PC12	USART2_RX/ UFCS2_RX	I2C2_SCL	TIM2_CH1N		

### 3. 功能描述

#### 3.1. 存储器

嵌入式 SRAM 特性:

- 内置 24K 字节的静态 SRAM。它可以以字节(8bit)、半字(16bit)或全字(32bit)访问。起始地址是 0x2000 0000。
- 支持位段(bit-band)区: 位段区将别名存储器区中的每个字映射到位段存储器区的一个位, 在别名存储器区写入一个字具有对位段区的目标位执行读-改-写操作的相同效果。

嵌入式 Flash 特性:

- Flash 存储器结构: 由主存储块和信息块组成:
  - APROM: 最大为 30K×32 位, 每个存储块划分为 120 个页, 每页 1K
  - 数据 Flash: 0.5KB 数据 Flash;
  - 一个代码选项区。
  - 8KB 系统存储区
- 选择字节加载器
- 闪存编程/擦除操作:
  - 一次可以编程 16 位(半字)
  - 擦除操作可以按页面擦除或完全擦除(全擦除), 全擦除不影响信息块。
- 访问/写保护

表 5 Flash 组织结构

区块名称	大小	开始地址	结束地址
APROM	120KB	0x0800 0000	0x0801 DFFF
LDROM	8KB	0x1FFF 0000	0x1FFF 1FFF
代码选项区	5 Words	0x1FFF F800	0x1FFF F810
数据 Flash	128 Word	0x1FFF 4000	0x1FFF 41FF

**3.1.1. 存储器映射**
**图 3 存储器映射**

存储器	起始地址	大小	
Flash, 系统存储区或 SRAM, 由启动选项配置	0x0000 0000	128Kbytes	
Flash 程序存储区	0x0800 0000	120Kbytes	
系统存储区	0x1FFF 0000	8Kbytes	
Flash 数据区	0x1FFF 4000	0.5K bytes	
选项字节	0x1FFF F800	20bytes	
SRAM	0x2000 0000	24Kbytes	
APB	TIM2	0x4000 0000	1Kbytes
	TIM3	0x4000 0400	1Kbytes
	Reserved	0x4000 0800	2Kbytes
	TIM4	0x4000 1000	1Kbytes
	USBPD1	0x4000 1400	1Kbytes
	USBPD2	0x4000 1800	1Kbytes
	Reserved	0x4000 1C00	1Kbytes
	TIM5	0x4000 2000	1Kbytes
	Reserved	0x4000 2400	1Kbytes
	DAC	0x4000 2800	1Kbytes
	WWDT	0x4000 2C00	1Kbytes
	FWDT	0x4000 3000	1Kbytes
	Reserved	0x4000 3400	1Kbytes
	保留	0x4000 3800	1Kbytes
	Reserved	0x4000 3C00	2Kbytes
	USART2	0x4000 4400	1Kbytes
	保留	0x4000 4800	-
	保留	0x4000 4C00	-
	保留	0x4000 5000	-
	I2C1	0x4000 5400	1Kbytes
	I2C2	0x4000 5800	1Kbytes
	Reserved	0x4000 5C00	5Kbytes
	PMU	0x4000 7000	1Kbytes
	保留	0x4000 7400	3Kbytes
	UFCS1	0x4000 7400	1Kbytes
	UFCS2	0x4000 7800	1Kbytes
	UFCS3	0x4000 7C00	1Kbytes
	SYSCFG	0x4001 0000	1Kbytes
	EXTI	0x4001 0400	1Kbytes
	Reserved	0x4001 0800	3Kbytes
	USART3	0x4001 1400	1Kbytes
	TYPEC1	0x4001 1800	1Kbytes
	TYPEC2	0x4001 1C00	1Kbytes
	Reserved	0x4001 2000	1Kbytes
	ADC	0x4001 2400	1Kbytes
	Reserved	0x4001 2800	1Kbytes
TIM1	0x4001 2C00	1Kbytes	
SPI1/I2S1	0x4001 3000	1Kbytes	
Reserved	0x4001 3400	1Kbytes	
USART1	0x4001 3800	1Kbytes	
Reserved	0x4001 3C00	1Kbytes	
FCMP1	0x4001 4000	1Kbytes	
FCMP2	0x4001 4400	1Kbytes	
FCMP3	0x4001 4800	1Kbytes	

存储器		起始地址	大小
	Reserved	0x4001 4C00	3Kbytes
	DBG	0x4001 5800	1Kbytes
	Reserved	0x4001 5C00	9Kbytes
AHB1	保留	0x4002 0000	1Kbytes
	Reserved	0x4002 0400	3Kbytes
	RCU	0x4002 1000	1Kbytes
	Reserved	0x4002 1400	3Kbytes
	Flash interface	0x4002 2000	1Kbytes
	Reserved	0x4002 2400	3Kbytes
	保留	0x4002 3000	1Kbytes
	Reserved	0x4002 3400	3Kbytes
AHB2	GPIOA	0x4800 0000	1Kbytes
	GPIOB	0x4800 0400	1Kbytes
	GPIOC	0x4800 0800	1Kbytes
	保留	0x4800 0C00	-
	Reserved	0x4800 1000	1Kbytes
	保留	0x4800 1400	1Kbytes
Cortex-M0 internal peripherals		0xE000 0000	1Mbytes

### 3.2. 复位

复位有两种：硬件复位和上电复位。

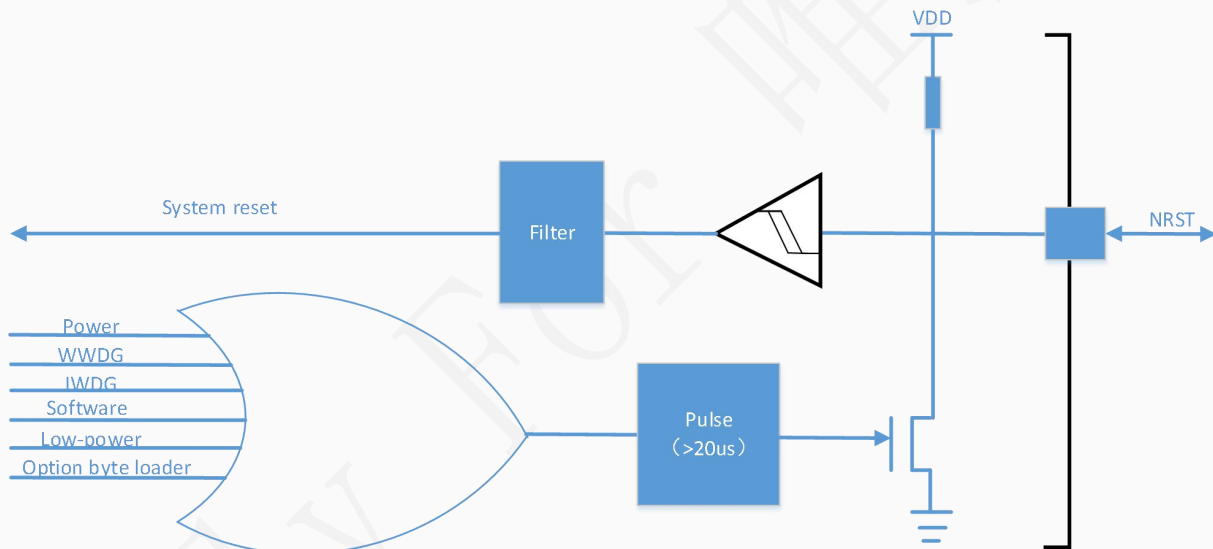


Figure 2 复位电路

芯片内部的复位信号会在 NRST 引脚上输出，脉冲发生器保证每一个(外部或内部)复位源都能有至少 20μs 的脉宽。外部复位时，复位脉冲在 NRST 引脚为低电平时产生。

图中复位源将最终作用于 NRST 引脚，并在复位过程中保持低电平。复位入口矢量被固定在地址 0x0000\_0004。

除了时钟控制器的 RCC\_CSR 寄存器中的复位标志位以外，系统复位将复位所有寄存器至它们的复位状态。

### 3.2.1. 系统复位

当发生以下任一事件时，产生一个系统复位：

1. NRST 引脚上的低电平(外部复位)
2. 窗口看门狗计数终止(WWDG reset)
3. 独立看门狗计数终止(IWDG reset)
4. 软件复位(Software reset)
5. 选项字节加载复位 (option byte loader reset)

可通过查看 RCC\_CSR 控制状态寄存器中的复位状态标志位识别复位事件来源。

### 3.2.2. 软件复位

通过将内核中断应用和复位控制寄存器中的 SYSRESETREQ 位置'1'，可实现软件复位。

### 3.2.3. 上电复位

当系统供电超过 2.2V 时，系统就会触发上电复位：上电复位除了备份区域外的所有寄存器。

### 3.2.4. 看门狗复位

系统提供两个独立的看门狗：独立看门狗和窗口看门狗，用来检测 and 解决由软件错误引起的故障，当计数器达到给定的超时值时，就会触发产生看门狗复位。

### 3.2.5. 掉电复位

当系统供电低于 2.2V 时，系统就会触发掉电复位：掉电复位所有寄存器。

### 3.2.6. 外部硬件复位

外部硬复位通过控制外部的复位管脚实现对芯片的复位操作。

### 3.3. 时钟

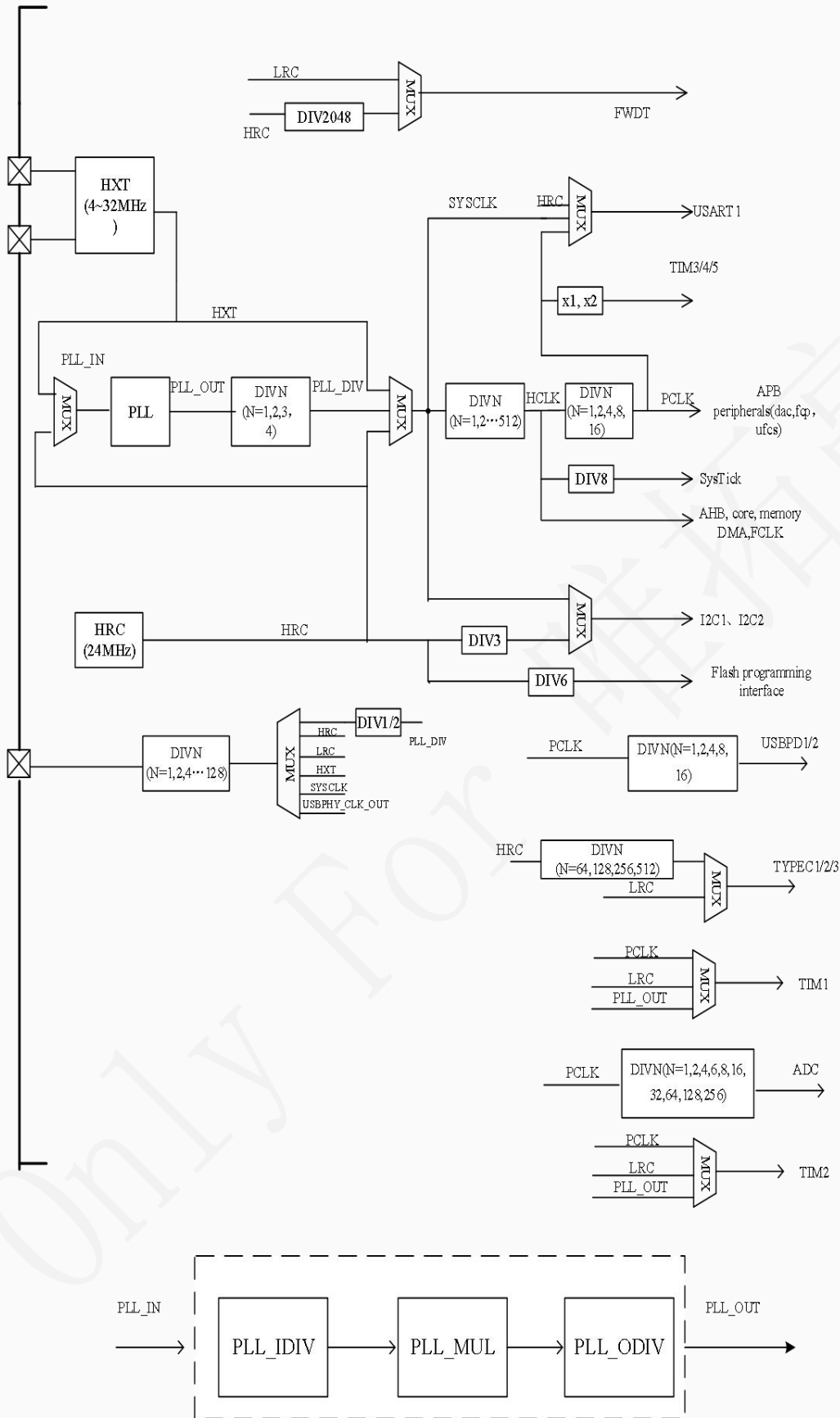
系统时钟(SYSCLK)有以下三种不同的时钟源驱动:

- HRC 内部 24MHz RC 振荡器时钟
- HSE 外部晶体振荡器时钟
- PLL 分频后时钟

当不被使用时, 任一个时钟源都可被独立地启动或关闭, 由此优化系统功耗。

用户可通过多个预分频器配置 AHB、高速 APB 域的频, AHB 和 APB 域的最大频率是 48MHz。

通过 AHB 时钟(HCLK)8 分频后作为 Cortex 系统定时器(SysTick)的外部时钟。通过对 SysTick 控制与状态寄存器的设置, 可选择上述时钟或 Cortex(HCLK)时钟作为 SysTick 时钟。



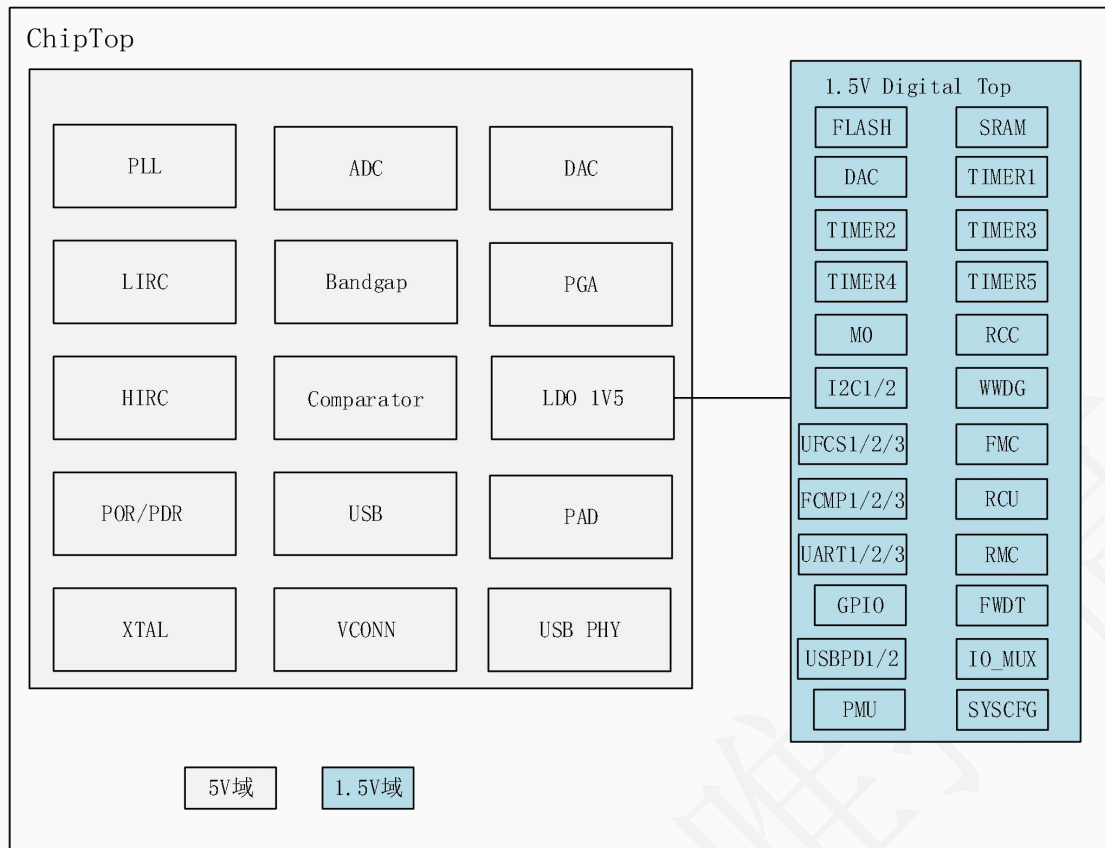
### 3.4. 电源管理

#### 3.4.1. 电源供电

该芯片电源架构分为两部分：

- 来自 VDD 和 VSS 的数字电源，为内部稳压器和 I/O 引脚提供电压，内部稳压器向数字操作提供固定的 1.5V 电压，需要外接 4.7 $\mu$ F 电容。

5V 电源域：VDD 和 VSS 供电，负责给复位电路，LRC，PLL，SAR\_ADC，DAC，PGA，USB PHY 供电，内部 1.5V 稳压器（LDO\_CAP）的输出，需要在相应管脚附近接一颗电容。



### 3.4.2. 低功耗模式

芯片有 3 种低功耗模式:

- 睡眠模式

在睡眠模式下, 只有 CPU 停止工作, 所有外设继续运行并在发生中断/ 事件时唤醒 CPU。

- 深度睡眠 1 模式

在深度睡眠模式 1 下, HRC 被禁止。调压器正常工作, 同时保持 SRAM 和寄存器的内容。任意 EXTI 中断信号将器件从深度睡眠 1 模式唤醒。

- 深度睡眠 2 模式

在深度睡眠模式 2 下, HRC 被禁止。调压器处于低功耗模式, 同时保持 SRAM 和寄存器内容, 因此深度睡眠 2 的唤醒时间比深度睡眠 1 要长。任意 EXTI 中断信号将器件从深度睡眠 2 模式唤醒。

### 3.4.3. 上电复位/掉电复位(POR/PDR)

芯片包含上电复位和掉电复位电路。上电复位模块 POR 监测 VDD 的电压, 掉电复位模块监测 VDD 和 VDDA 的电压。

此电路始终处于工作状态, 可确保器件在电压不低于 2.2V 时能够正常工作。当监控的供电电压低于规定阈值  $V_{POR}/V_{PDR}$  时, 器件处于复位模式。

### 3.5. 中断和事件

Cortex-M0 集成的嵌入向量中断控制器能够高效的处理异常和中断。更多细节请参考 Cortex-M0 技术参考手册。

EXTI 包含 32 个独立的边沿检测器, 产生中断请求和事件给到 CPU 或中断控制器。EXTI 有三种触发方式, 包括上升沿触发、下降沿触发和双边沿触发。每个边沿检测器可以独立的配置和使能。

### 3.6. 定时器

系统包含 6 个定时器，5 个 16bit 通用定时器和一个嘀嗒定时器。

### 3.6.1. 通用定时器 1/2

通用定时器是一个通过可编程预分频器驱动的16位自动装载计数器构成。

它适用于多种场合，包括测量输入信号的脉冲长度(输入捕获)或者产生输出波形(输出比较和 PWM)。

使用定时器预分频器和 RCC 时钟控制器预分频器，脉冲长度和波形周期可以在几个微秒到几个毫秒间调整。每个定时器都是完全独立的，没有互相共享任何资源。

通用TIM1/2定时器功能包括：

- 16 位向上自动装载计数器
- 16 位可编程(可以实时修改)预分频器，计数器时钟频率的分频系数为 1~65536 之间的任意数值
- 定时器支持周期  $360K \pm 1.5\%$ 。(典型验证 360K)
- 定时器支持最高 144MHZ 时钟输入
- 每个定时器支持配置一组互补 PWM 输出
- 互补 PWM 支持中心对齐功能
- 互补 PWM 支持移相功能
- 所有 PWM 支持初始电平设置：高电平或低电平
- 互补 PWM 驱动能力 10mA

更新：PWM 周期和占空比支持延迟更新,支持 256-128-64-32 周期后更新

### 3.6.2. 通用定时器 3/4/5

通用定时器是一个通过可编程预分频器驱动的16位自动装载计数器构成。

它适用于多种场合，包括测量输入信号的脉冲长度(输入捕获)或者产生输出波形(输出比较和 PWM)。

使用定时器预分频器和 RCC 时钟控制器预分频器，脉冲长度和波形周期可以在几个微秒到几个毫秒间调整。每个定时器都是完全独立的，没有互相共享任何资源。

通用TIM定时器功能包括：

- 16 位向上自动装载计数器
- 16 位可编程(可以实时修改)预分频器，计数器时钟频率的分频系数为 1~65536 之间的任意数值
- 支持独立通道：
- 输入捕获
- 如下事件发生时产生中断：
- 更新：计数器向上溢出/向下溢出，计数器初始化(通过软件或者内部/外部触发)
- 输入捕获
- 输出比较

TIM3~5 用于多协议定时器，TIM5 定时器支持 IO 的捕获功能。

特性	TIM3	TIM4	TIM5
16 位计数器	√	√	√
预分频	√	√	√
计数器溢出	√	√	√
软件更新事件	√	√	√
DMA	-	-	-
低功耗唤醒	-	-	-
通道 1 捕获	√	√	√
通道 2 捕获	√	√	√

通道 3 捕获	-	-	-
通道 4 捕获	-	-	-
通道 1 PWM	-	-	-
通道 2 PWM	-	-	-
通道 3 PWM	-	-	-
通道 4 PWM	-	-	-
通道 1 互补输出	-	-	-
通道 2 互补输出	-	-	-
通道 3 互补输出	-	-	-
通道 4 互补输出	-	-	-

### 3.6.3. 滴答定时器(SysTick)

滴答定时器可以用于实时操作系统，同时也是一个标准的向下计数器。

它是以 HCLK 或 HCLK/8 作为时钟源，具有自动重加载功能的 24 位向下计数器。当计数器计到 0 时，滴答定时器会产生一个可屏蔽的系统中断。

## 3.7. 看门狗

### 3.7.1. 独立看门狗定时器(FWDT)

独立看门狗定时器以内部 10KHz LRC 或 24MHz HRC 2048 分频作为时钟源，独立于主时钟。FWDT 由一个 8 位的预分频器和 1 个带窗选项的 12 位向下计数器组成，可以在深度睡眠 1、深度睡眠 2 和掉电模式下独立运行。当计数器计到 0 时，FWDT 产生一个复位。

在调试模式下，可以让计数器停止计数。

### 3.7.2. 窗看门狗定时器(WWDT)

窗看门狗定时器以 PCLK 作为主时钟，由 1 个预分频器和 7 位自由运行的向下计数器组成。当计数器计到 0x40 时，产生提醒中断标志。当计数器计到 0x3F 时，产生一个复位。

在调试模式下，可以让计数器停止计数。

## 3.8. ADC

这个 12 位 ADC 是一个逐次逼近型模数转换器。支持最多 20 个通道，包括 18 个外部通道，内部输入通道：VREF/PGA。内部参考电压 1V、2.5V，精度  $\pm 3\%$ @5V,25°C

ADC 特性

- 支持 18 路外部输入通道和 2 路内部输入通道
- 支持差分输入
- 支持中断
- 支持校正控制
- 支持对某一通道进行多次采样最终输出平均值
- 支持多次采样可配滤波次数
- 支持多次采样次数可配
- 支持计算平均值是否去掉最大最小值
- PGA 运放功能

## 3.9. 数模转换器 (DAC)

DAC 是 12 位数字输入，电压输出的数字模拟转换器。DAC 工作在 12 位模式时，数据可以设置成左对齐或右对齐。

DAC 可以通过引脚输入参考电压 VREF+ 以获得更精确的转换结果。

主要包含以下特性：

- 12 位模式下数据左对齐或者右对齐
- 内部缓冲可关断

- 基准电压为 1V、2.5V

### 3.10. I<sup>2</sup>C 接口

I<sup>2</sup>C 总线接口连接微控制器和串行 I<sup>2</sup>C 总线。它提供多主机功能，控制所有 I<sup>2</sup>C 总线特定的序列、协议、仲裁和时序。它支持标准模式，快速模式和超快速模式。

- 支持 2 组 I<sup>2</sup>C 接口，都支持主机/从机模式，与 I<sup>2</sup>C 总线规范 rev03 版本兼容：
  - 从机模式和主机模式
  - 多主机功能
  - 标准模式（速率高达 100kHz）
  - 快速模式（速率高达 400kHz）
  - 7 位和 10 位地址模式
  - 多个 7 位从地址（2 个地址，其中一个可屏蔽）
  - 所有 7 位地址应答模式
  - 广播呼叫
  - 可编程建立和保持时间
  - 易用的事件管理
  - 可选的时钟拉伸
  - 软件复位
- 可编程的模拟和数字噪声滤波器
- 独立的时钟：I<sup>2</sup>C 可以选择一个独立的时钟源，使得 I<sup>2</sup>C 通信速度独立于 PCLK 频率的重配置

I <sup>2</sup> C 特性	I <sup>2</sup> C1	I <sup>2</sup> C2
7bit 地址模式	√	√
10bit 地址模式	√	√
标准模式(速率可达 100bps)	√	√
快速模式(速率可达 400bps)	√	√
独立时钟	√	√
系统管理总线(SMBus)	-	-
从 DeepSleep2 模式唤醒	√	√

### 3.11. 通用同步/异步收发器（USART）

CS32G030 主要提供 3 个可编程全双工串行通信接口。该接口能同时进行数据的发送和接收。  
 USART 主要特性：

- 3 组 USART
- 支持单线通信
- 支持同时数据的发送和接收；
- 波特率可配
- 支持自动波特率
- 支持 8/9 位数据发送和接收

USART 特性/模式	USART1	USART2	USART3
异步全双工通信模式	√	√	√
同步模式	-	-	-
单线半双工通信模式	√	√	√
DMA	-	-	-
自动波特率检测	√	√	√
多机通信	√	√	√
Modbus 通信	-	-	-
智能卡模式	-	-	-
LIN 模式	-	-	-
IrDA 模式	-	-	-
RS232 硬件流控模式	-	-	-
RS485 驱动使能	-	-	-
将 MCU 从深度睡眠模式唤醒	√	√	√

### 3.12. 串行外设总线 (SPI)

SPI/I2S 模块可以通过 SPI 协议和外部器件通信。

SPI 支持主从机的发送和接收。它支持全双工模式和简单模式，最大通信速率可以达到 8Mbit/s。模块还实现了硬件 CRC 功能。

表 10 SPIx 功能表

SPI 特性/模式	SPI1
Rx/Tx FIFO	√
NSS 脉冲模式	√
TI 模式	X
硬件 CRC	√
I2S 功能	X

### 3.13. Type-C

Type-C 口特性如下：

- 支持 3 组 CC 口
- 每组 CC 口独立可配置的 5.1K 下拉电阻和 80/180/330 $\mu$ A 电流源
- 支持死电池
- CC 口设备接入自动检测，用户可以直接查询检测结果
- TYPEC1/2/3 支持快速角色交换检测 (TYPEC3 通过 TYPEC2 进行实现)
- 支持低功耗模式下设备接入自动唤醒
- TYPEC3 插拔唤醒比较器可复用于系统、具有中断功能；
- 增加 TYPE-C 超低功耗模式

特性	TYPEC1	TYPEC2	TYPEC3
5.1K 下拉电阻	√	√	√
80 $\mu$ A 上拉电流源	√	√	√

180uA 上拉电流源	√	√	√
330uA 上拉电流源	√	√	√
CC 死电池	√	√	√
自动检测	√	√	√
自动扫描	√	√	√
检测/扫描结果可查	√	√	√
CC 快速角色切换	√	√	√
低功耗检测唤醒	√	√	√
低功耗扫描唤醒	√	√	√

### 3.14. PD

芯片支持 USB PD 协议 3.0 版本，协议硬件实现，用户只需要进行简单操作即可实现收发操作。

PD 模块特性

- 支持 USB PD 3.0 协议
- 支持 32 bytes 发送 FIFO 及 32bytes 的接收 FIFO
- 自动进行 CRC32 校验
- 可配置自动回复 GoodCRC
- PD 通信电压 8 档可配
- PD 通信接收阈值 5 档可配
- PD 低功耗模式下通信唤醒

### 3.15. UFCS

UFCS 特性如下：

- 支持 D-脉冲序列发送和 D+脉冲序列检测
- 支持 UFCS 检测自动重发
- 支持硬件复位命令接收和发送
- 硬件复位带有超时机制

特性	UFCS1	UFCS2	UFCS3
D-脉冲序列发送	√	√	√
D+脉冲序列检测	√	√	√
自动重发	√	√	√
硬件复位命令接收和发送	√	√	√
复位超时	√	√	√

### 3.16. USB 接口

USB 外设实现了 USB1.1 全速总线和 AHB 总线间的接口。USB 外设支持 USB 挂起/恢复操作，可以停止设备时钟实现低功耗。

#### USB 主要特征

- 符合 USB1.1 全速设备的技术规范
- 3 个 USB 端点
- CRC(循环冗余校验)生成/校验，反向不归零(NRZI)编码/解码和位填充
- 支持 USB 挂起/恢复操作
- 帧锁定时钟脉冲生成

### 3.17. GPIO

CS32G030 最多有 45 个通用 I/O 引脚，这些引脚和其它功能共享。45 个引脚分为 3 组端口，分别命名为 PA、PB 均包含 16 个 I/O 口，PC 包含 13 个 I/O 口。每个引脚都是独立的，都有相应的寄存器来控制引脚工作模式与数据。

每个 GPIO 引脚都可以通过软件配置为输出（推挽或开漏），输入（带或不带上拉或下拉）或外设功能。大多数 GPIO 引脚与数字或模拟功能共用。如果需要，可以按照特定顺序锁定 I/O 配置，以避免对 I/O 寄存器进行虚假写入。

- 输出状态：推挽输出或带有上拉下拉的开漏输出
- 从数据寄存器或外设（复用功能）输出数据
- 输入状态：浮空、上拉/下拉，模拟输入
- 从数据寄存器或外设输入数据（复用功能）
- 位置位/复位寄存器提供对 GPIOx\_DO 寄存器的位访问能力
- PA、PB 或 PC 口的锁定机制配置
- 模拟功能
- 可选择 PA、PB、PC 复用功能
- 允许 GPIO 口和外设引脚的高灵活性复用
- CC/DPDM/IIC 口支持防倒灌功能
- CC 口支持耐压 28V
- 2 组 DP/DM 口支持耐压 20V

### 3.18. 串行线调试口（SWD）

#### 3.18.1. 概述

SWD（Serial Wire Debug）功能集成到内核中，配置好的内核可支持 4 个断点和 2 个监控点。

#### 3.18.2. 特性

- 支持 ARM Serial Wire 调试（SWD）模式；
- 直接调试访问所有存储器、寄存器和外设；
- 调试时不需要目标源；

- 4 个断点；
- 2 个可作为触发器的数据观察点。

### 3.18.3. 引脚说明

SWD 调试引脚 SWDIO，SWCLK 与 GPIO 复用，默认 SWD 管脚是 PA14/PA15。

表 6 SW 调试接口引脚

SWD PIN	输入输出类型	描述	GPIOIO
SWCLK	I	SWD 模式下的串行时钟引脚	PA15
SWDIO	I/O	SWD 模式下的串行数据引脚	PA14

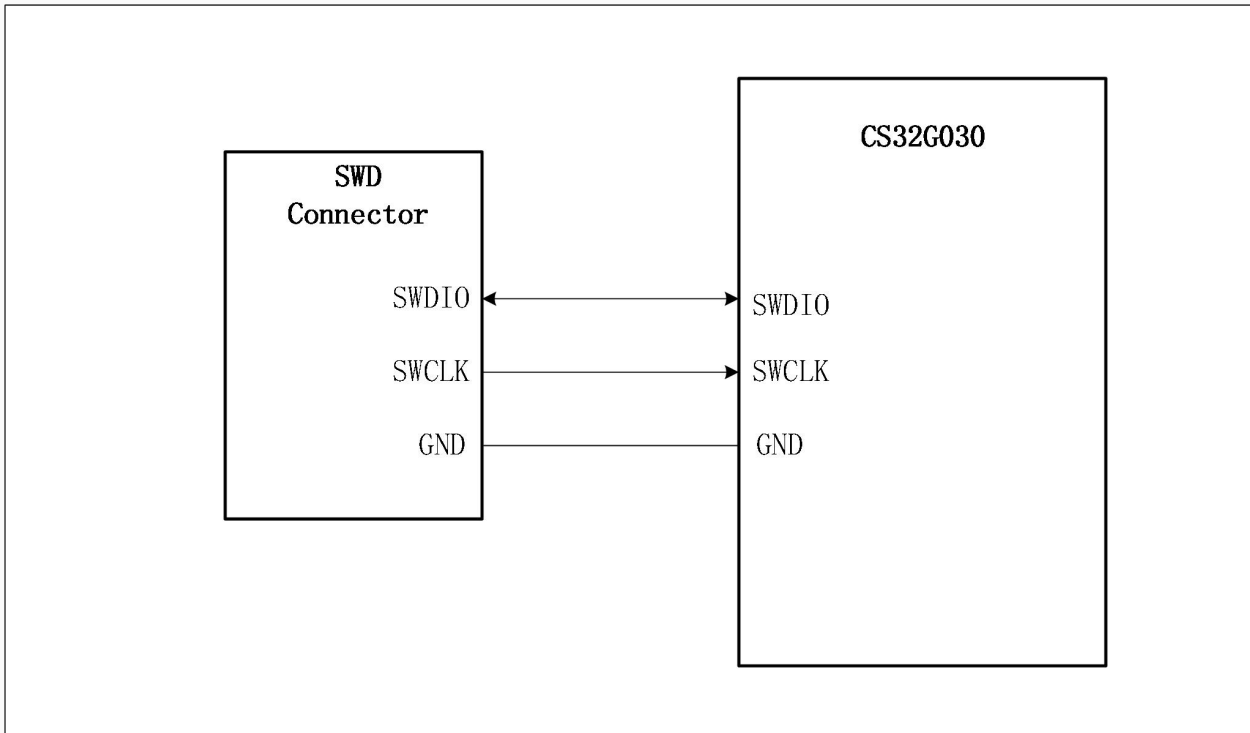


图 4 SWD 连接器与目标芯片的接线图

## 4. 电气特性

### 4.1. 绝对最大额定值

**表 7 绝对最大额定值**

符号	参数	最小值	最大值	单位
$V_{DD}-V_{AGND}$	直流电源电压	-0.3	6.0	V
$V_{IN}$	引脚输入电压	$V_{AGND}-0.3$	$V_{DD}+0.3$	V
$T_A$	工作温度	-40	105	°C
$T_j$	工作结温	-40	125	°C
$T_{ST}$	存储温度	-55	150	°C
$I_{VDD}$	VDD 最大流入电流	-	120	mA
$I_{GND}$	GND 最大流出电流	-	120	mA
$I_{IO}$	单一管脚最大灌电流	-	35	mA
	单一管脚最大流出电流	-	35	mA
	所有管脚最大灌电流总和	-	100	mA
	所有管脚最大输出电流总和	-	100	mA

### 4.2. ESD 特性

**表 8 ESD 特性**

符号	描述	等级	值	单位
$V_{ESD-HBM}$	ESD 放电人体模型, 基于 MIL-STD-883E, 温度= $23 \pm 5^\circ\text{C}$ 相对湿度: $55\% \pm 10\%$ (RH)	3A	$\geq 2000$	V
$V_{ESD-MM}$	ESD 放电机器模型, 基于 JEDEC EIA/JESD22-A115, 温度= $23 \pm 5^\circ\text{C}$ 相对湿度: $55\% \pm 10\%$ (RH)	C	$\geq 400$	V
$V_{ESD-CDM}$	ESD 器件放电模型, 基于 JEDEC EIA/JESD22-C101F, 温度= $23 \pm 5^\circ\text{C}$ 相对湿度: $55\% \pm 10\%$ (RH)	C2	$\geq 500$	V
$I_{latchup}$	ESD 放电机器模型, 基于 JEDEC STANDARD NO.78C SEPTEMBER 2010, 温度= $23 \pm 5^\circ\text{C}$ 相对湿度: $55\% \pm 10\%$ (RH)	II	$\geq 200$	mA

### 4.3. 直流电气特性

**表 9 直流电气特性**

符号	参数	最小值	典型值	最大值	单位	测试条件
$V_{DD}$	工作电压	2.2	3.3	5.5	V	$-40^\circ\text{C} \sim +85^\circ\text{C}$ , up to 24MHz
$V_{AGND}/$ $\Delta V_{AGND}$	电源地	-0.3	0	0.3	V	
LDO_1V5	输出电压	1.35	1.5	1.65	V	$V_{DD} \geq 2.0\text{V}$
$R_{PH}$	PA,PB,PC 和 NRST 上拉电 阻	-	40	-	K $\Omega$	$V_{DD}=5\text{V}$
$I_{LK1}$	除 PA0/1/4/5/8/9 口外 PA,PB 的输	-1	-	1	$\mu\text{A}$	$V_{DD}=5\text{V}, 0 < V_{IN} < V_{DD}$ 开漏模式或输入模式

符号	参数	最小值	典型值	最大值	单位	测试条件
	入漏电流					
I <sub>LK2</sub>	PA0/1/4/5/8/9 的输入漏电流	-1	-	3	μA	V <sub>DD</sub> =5V, 0<V <sub>IN</sub> < V <sub>DD</sub> 开漏模式或输入模式
V <sub>ILS1</sub>	PA,PB,PC 和 NRST 负向门檻电压 (Schmitt 输入)	-0.3	-	0.3V <sub>DD</sub>	V	-
V <sub>IHS1</sub>	PA,PB,PC 和 NRST 正向门檻电压 (Schmitt 输入)	0.7V <sub>DD</sub>	-	V <sub>DD</sub> +0.3	V	-
V <sub>ILS2</sub>	I <sup>2</sup> C 口负向门檻电压 (Schmitt 输入)	-0.3	-	0.2V <sub>DD</sub>	V	-
V <sub>IHS2</sub>	I <sup>2</sup> C 口正向门檻电压 (Schmitt 输入)	0.45V <sub>DD</sub>	-	V <sub>DD</sub> +0.3	V	-
V <sub>OL1</sub>	PA,PB,PC 输出低电平	-	0	-	V	-
V <sub>OH1</sub>	PA,PB,PC 输出高电平	-	V <sub>DD</sub>	-	V	-
I <sub>SR11</sub>	PA,PB,PC 的源电流(推挽输出)	-6	-10	-15	mA	V <sub>DD</sub> =5.0V, V <sub>S</sub> =4.5V
I <sub>SR12</sub>		-2	-4	-7	mA	V <sub>DD</sub> =3.0V, V <sub>S</sub> =2.7V
I <sub>IDLE1</sub>	运行模式下的工作电流 @HRC 24MHz, HCLK=24MHz	-	25	-	mA	V <sub>DD</sub> =3.3V, 使能所有外设, 使能 PLL
I <sub>DPSP1</sub>	深度睡眠模式 2 下待机电流	-	-	95	μA	V <sub>DD</sub> =5.5V, 所有振荡器和模拟模块关闭, IO 不接负载

#### 4.4. 内部 24MHz HIRC 振荡器特性

**表 10 HIRC 特性**

符号	参数	最小值	典型值	最大值	单位	测试条件
V <sub>HRC</sub>	电压	2.2	3.3	5.5	V	-
F <sub>HRC</sub>	中心频率	-	24	-	MHz	T <sub>A</sub> =25 °C, V <sub>DD</sub> =5V
	校准之后	-1	-	+1	%	T <sub>A</sub> =25 °C, V <sub>DD</sub> =5V
		-2	-	+2	%	T <sub>A</sub> =-40~85 °C, V <sub>DD</sub> =2.2~5.5V

#### 4.5. 内部 10kHz LIRC 振荡器特性

**表 11 LIRC 特性**

符号	参数	最小值	典型值	最大值	单位	测试条件
V <sub>LRC</sub>	电压	2.2	3.3	5.5	V	-
F <sub>LRC</sub>	中心频率	-	10	-	KHz	-
	校准之后	-10	-	+10	%	T <sub>A</sub> =25 °C, V <sub>DD</sub> =5V
		-30	-	+30	%	T <sub>A</sub> =-40~85 °C, V <sub>DD</sub> =2.5~5.5V
I <sub>LRC</sub>	工作电流	-	4	-	μA	T <sub>A</sub> =25 °C, V <sub>DD</sub> =5V

#### 4.6. PLL 特性

表 24 PLL 特性

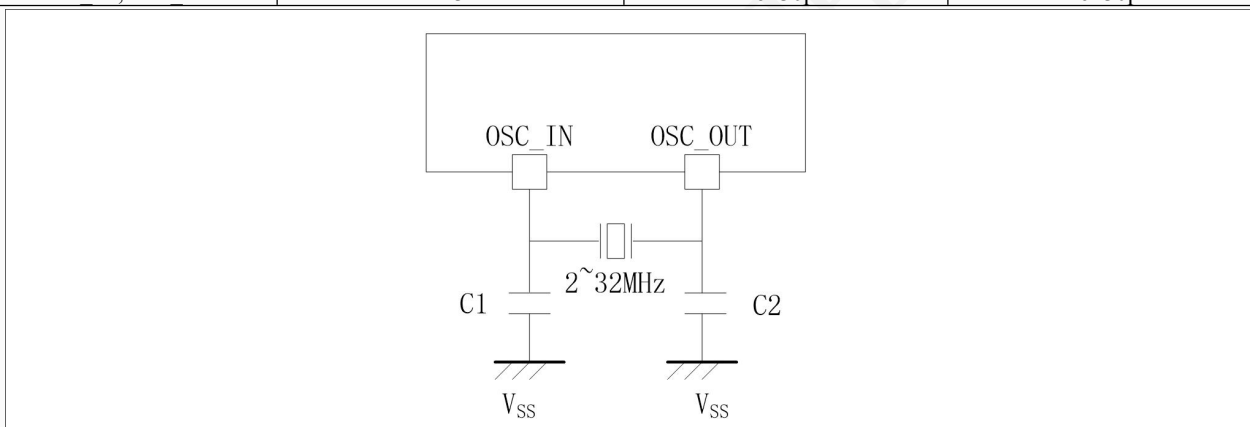
符号	描述	最小值	典型值	最大值	单位	测试条件
$V_{AVDD}$	工作电压	2.2	3.3	5.5	V	$T_A = -40 \sim 85^\circ\text{C}$
$f_{PLL-IN}$	PLL 环路输入时钟频率	2	8	9	MHz	输入分频后
$Duty_{PLL-IN}$	PLL 输入时钟占空比	40	-	60	%	
$f_{PLL-OUT}$	PLL 环路输出时钟频率	40	-	144	MHz	输出分频前
$T_{lock}$	PLL 锁定时间	-	-	200	us	
$Jitter_{c-c}$	周期到周期抖动	-	-	300	ps	

#### 4.7. 外部晶体振荡器特性

符号	参数	最小值	典型值	最大值	单位	测试条件
$V_{HXT1}$	外部振荡器工作电压	2.5	3.3	5.5	V	-
$T_{A1}$	温度	-40	-	85	$^\circ\text{C}$	-
$I_{HXT1}$	工作电流	50	100	200	$\mu\text{A}$	12MHz, $V_{DD}=5.5\text{V}$
		40	80	160	$\mu\text{A}$	12MHz, $V_{DD}=3.3\text{V}$
$F_{HXT1}$	输入时钟频率	4	-	32	MHz	

##### 外部高速晶振的典型应用

晶振引脚	晶振频率	C1	C2
OSC IN, OSC OUT	4MHz~32Mhz	16~30pF	16~30pF



注：当晶振频率高于 24MHz，ESR 电阻较差 (>30 欧姆) 的晶体不易起振。

#### 4.8. I<sup>2</sup>C 特性

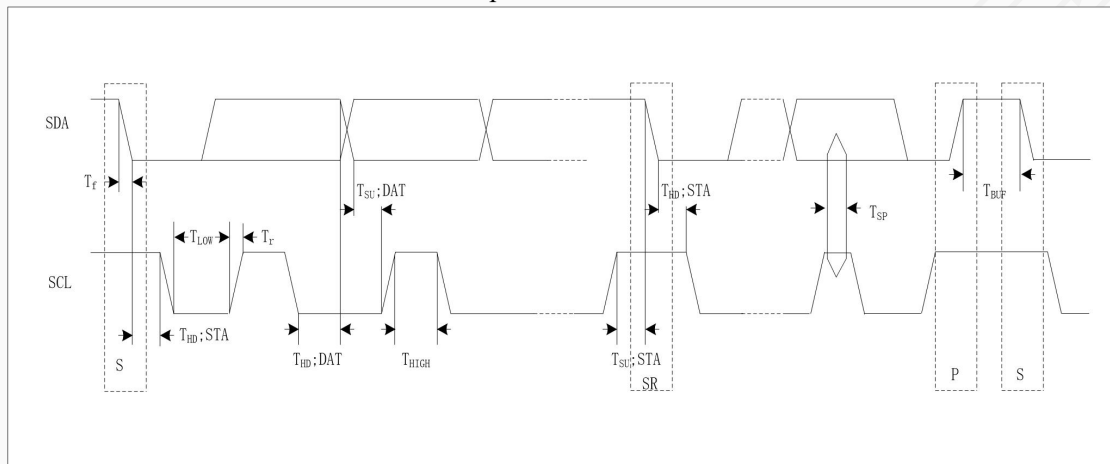
 表 12 I<sup>2</sup>C 特性

符号	参数	标准模式		快速模式		单位
		最小值	最大值	最小值	最大值	
$V_{DD}^1$	工作电压	1.62	5.5	1.62	5.5	V
$F_{SCL}$	SCL 时钟频率	0	100	0	400	KHz
$T_{HD:STA}$	START 条件的保持时间	4	-	0.6	-	$\mu\text{s}$
$T_{LOW}$	SCL 的低电平脉宽	4.7	-	1.3	-	$\mu\text{s}$
$T_{HIGH}$	SCL 的高电平脉宽	4	-	0.6	-	$\mu\text{s}$
$T_{SU:STA}$	重复 START 信号的建立时间	4.7	-	0.6	-	$\mu\text{s}$
$T_{HD:DAT}$	I <sup>2</sup> C 总线设备的数据保持时间	0	3.45	0	0.9	$\mu\text{s}$

$T_{SU:DAT}$	数据建立时间	250	-	100	-	ns
$T_r$	SCL 和 SDA 信号的上升时间	-	1000	$20+0.1Cb^2$	300	ns
$T_f$	SCL 和 SDA 信号的下降时间	-	300	$20+0.1Cb$	300	ns
$T_{SU:STO}$	STOP 条件的建立时间	4	-	0.6	-	$\mu s$
$T_{BUF}$	在 STOP 和 START 条件之间的总线空闲时间	4.7	-	1.3	-	$\mu s$
$T_{SP}$	可以被输入滤波滤掉的毛刺脉宽	N/A	N/A	0	50	$\mu s$

注 1: 为 I<sup>2</sup>C 总线上拉电阻的电压, 不一定要等于芯片电压, 如芯片电源电压为 5V, I<sup>2</sup>C 总线上拉电阻电压可为 1.8V。

注 2: Cb 为一条总线上所有的电容值, 单位为 pF。



#### 4.9. Flash 特性

表 13 Flash 特性

符号	参数	最小值	典型值	最大值	单位	测试条件
$T_{ERASE}$	Flash Block 擦除时间	4	4.5ms	5	ms	-40~85 °C
$T_{WRITE}$	Flash Word (32bit) 写时间			60	$\mu s$	-40~85 °C
$T_E$	Flash 擦写次数			20000	次	-40~85 °C
$T_{DR}$	Flash retention	100		-	years	25 °C

#### 4.10. VCONN

表 14 VCONN 特性

符号	参数	最小值	典型值	最大值	单位	测试条件
VDD	电源电压	3.0	5	5.5	V	
PON_VCON	VCONN supply		60		mW	VDD=3.3V VCONN=3.0V

#### 4.11. ADC 特性

表 15 ADC 特性

符号	参数	最小值	典型值	最大值	单位	测试条件
VDD	工作电压	2.5	3.3	5.5	V	-40~85 °C
VIN	模拟输入范围	0	-	VREF	V	-
IADC	ADC 工作电流	-	0.5	-	mA	VDD=5V(VDD 作为参考电压)
TCONV	ADC 转换时间	5.33	-	-	$\mu s$	VDD=5V

DNL	微分非线性	-2	±1	2	LSB	VDD=5V
INL	积分非线性(全差分模式)	-3	-	3	LSB	全差分模式 VREF=1V, VDD=5V
		-2	-	2	LSB	全差分模式 VREF=2.5V, VDD=5V
	积分非线性(单端模式)	-7	-	7	LSB	单端模式 VREF=1V, VDD=5V
		-5	-	5	LSB	单端模式 VREF=2.5V, VDD=5V
E <sub>0</sub>	全差分模式偏移误差	-	±2	-	LSB	VDD=5V
	单端模式偏移误差	-	±3	-	LSB	VDD=5V
E <sub>G</sub>	增益误差	-4	-	+4	LSB	VDD=5V

外部最大输入阻抗计算公式:

$$R_{ain} < \frac{T_s}{9C_{ADC}} - R_{ADC}$$

其中 R<sub>ADC</sub>=2.3k 和 C<sub>ADC</sub>=17.5pF 分别指 ADC 内部的采样电阻和采样电容。

采样时间 Ts/μs	2	4	8	16
外部阻抗 Rain/k	10.5	23.1	48.5	99.3

注释: 该表格由设计保证。

#### 4.12. USB PHY 特性

表 16 USB PHY 特性

符号	参数	最小值	典型值	最大值	单位	测试条件
V <sub>DD</sub>	工作电压	2.9	3.3	3.6	V	
V <sub>OL</sub>	低电平输出电压	-	-	0.3	V	DP 带 1.5K 上拉
V <sub>OH</sub>	高电平输出电压	2.8	-	-	V	DP/DM 带 15K 下拉
V <sub>DIFF</sub>	差分输入敏感度	0.2	-	-	V	
V <sub>CM</sub>	差分输入共模电压	0.8	-	2.5	V	VLDO>2.8V
V <sub>SE_L</sub>	单端输入低电平电压	-	-	0.8	V	
V <sub>SE_H</sub>	单端输入高电平电压	2.0	-	-	V	
I <sub>PD</sub>	关闭漏电流	-	0.1	0.8	uA	PWDN=1 EN_PHY=0
I <sub>ON</sub>	平均电流	-	5	8	mA	
R <sub>PU</sub>	上拉电阻	1425	-	3090	ohm	
R <sub>IM</sub>	输入阻抗	1	-	-	Mohm	
F <sub>clk</sub>	输出时钟频率	-3%	48/60	+3%	MHz	
Z <sub>DRV</sub>	输出驱动阻抗	30	38	46	ohm	

#### 4.13. DAC 特性

符号	参数	最小值	典型值	最大值	单位	测试条件
V <sub>DDA</sub>	DAC模拟供电电压	2.4	3.3	5.5	V	DAC模拟供电电压 (2.2V保证功能正确)
V <sub>REFP</sub>	DAC参考正电压	1.2	-	2.5	V	DAC参考正电压
R <sub>LOAD</sub> <sup>(1)</sup>	Buffer 打开电阻负载	2	-	-	kΩ	
R <sub>O</sub> <sup>(1)</sup>	Buffer 关闭输出阻抗	-	-	15	kΩ	Buffer 关闭时, DAC_OUT 与地之间最小电阻负载是 1.5MΩ, 精度 1%
C <sub>LOAD</sub> <sup>(1)</sup>	电容负载			100	pF	DAC_OUT 最大电容负载 (buffer 打开)
DAC_OUTmin <sup>(1)</sup>	Buffer 打开最小	0.2	-	-	V	V <sub>REFP</sub> =2.5V

	DAC_OUT电压					
DAC_OUTmax <sup>(1)</sup>	Buffer 打开最大 DAC_OUT电压	-	-	V <sub>REFP</sub> - 0.2	V	
DAC_OUTmin <sup>(1)</sup>	Buffer 关闭最小 DAC_OUT电压	0.5	-	-	mV	DAC输出的最大范围
DAC_OUTmax <sup>(1)</sup>	Buffer 关闭最大 DAC_OUT电压	-	-	V <sub>REFP</sub> - 1LSB	V	
I <sub>DDA</sub>	DAC DC静态电流 <sup>(2)</sup>	-	-	600	uA	没有负载。输入中间码值 (0x800)
		-	-	700	uA	V <sub>REFP</sub> =5.5V, 在没有负载情况 下, 输入worst code(0xf1C)
DNL <sup>(3)</sup>	微分非线性	-1	-	+1	LSB	12bit配置下
INL <sup>(3)</sup>	微分非线性	-10	±2	+10	LSB	12bit配置下
Offset <sup>(3)</sup>	Offset 误差 (中间码值 (0x800) 测量值与理 想值VREF+/2之间的差 值)	-	-	±8	LSB	对于12bit, VREFP=2.5V
Noise	中间码值 (0x800) 测 量值	-	110	-	uVRMS	VREF=2.5V fs=0.1Hz to 300KHz
Gain error <sup>(3)</sup>	增益误差	-	-	±0.5	%	对于12bit
TSETTING <sup>(3)</sup>	建立时间 (全范围; 对 于10bit DAC从最小到 最大输入码值, DAC_OUT稳定在± 1LSB之内)	-	2.6	5	us	CLOAD≤100pF, RLOAD≥2 kΩ
Udata rate <sup>(3)</sup>	当最小的输入码值变化 (从code i变到 i+1LSB) DAC_OUT最 大频率变化	-	-	333.3	KS/s	CLOAD≤100pF, RLOAD≥2 kΩ
tWAKEUP <sup>(3)</sup>	从关闭状态wake up时 间 (使能开启时间)	-	6.5	10	us	CLOAD≤100pF, RLOAD≥2 kΩ, 输入码值从最小跳变到最大
PSRR (1)	静态DC测量	-	-78		dB	CLOAD=100pF
THD <sup>(1)</sup>	Total harmonic distortion	-	70	-	dB	buffer on CL ≤100 pF, RL ≥ 2 kΩ 10 kHz
SINAD <sup>(1)</sup>	Signal-to-noise and distortion ratio	-	70	-	dB	buffer on CL ≤100 pF, RL ≥ 2 kΩ 10 kHz
ENOB <sup>(1)</sup>	Effective number of bits	-	11.5	-	Bits	Effective number of bits
Ioff	DAC power off leakage	-	-	800	nA	DAC power off leakage

#### 4.14. 增益可编程放大器

表 17 PGA 特性

符号	参数	最小值	典型值	最大值	单位	测试条件
V <sub>DD</sub>	工作电压	2.5	3.3	5.5	V	-40 °C ~+85 °C
T <sub>A</sub>	温度	-40	25	85	°C	-
V <sub>IN</sub>	输入电压范围	0	-	0.2	V	-
V <sub>ICM</sub>	输入共模电压范围	0	-	0.1	V	
V <sub>offset</sub>	失调电压	-5	-	5	mV	
E <sub>gain</sub>	增益误差	-30	-	30	%	
V <sub>ODM</sub>	输出差模电压范围	-1.25	-	1.25	V	-
V <sub>OCM</sub>	输出共模电压范围	0.4	0.5	0.6	VDD	-
R <sub>IN</sub>	等效输入电阻		128		Kohm	1 倍
			32		Kohm	4 倍
			16		Kohm	16 倍

			8		Kohm	32 倍
--	--	--	---	--	------	------

#### 4.15. CC、DP/DM 比较器

**表 18 比较器特性**

符号	参数	最小值	典型值	最大值	单位	测试条件
V <sub>CMP</sub>	工作电压	2.2	3.3	5.5	V	-40 °C ~+85 °C
T <sub>A</sub>	温度	-40	25	85	°C	-
V <sub>IN</sub>	输入电压范围	0	-	VDD	V	-
I <sub>comp</sub>	工作电流		7		μA	VDD=2.5V~5V
PSRR	电源电压抑制比	-	40	-	dB	-
CMRR	共模抑制比	-	40	-	dB	-
CMP LSB	最小分辨率	-	2	-	mV	-
V <sub>offset</sub>	失调电压	-2	-	2	mV	2.5V~5.5V, -40 °C ~+85 °C
T <sub>dly</sub>	比较延迟			2	uS	2.5V~5.5V, -40 °C ~+85 °C

#### 4.16. 内部参考电压

**表 19 内部参考电压 特性**

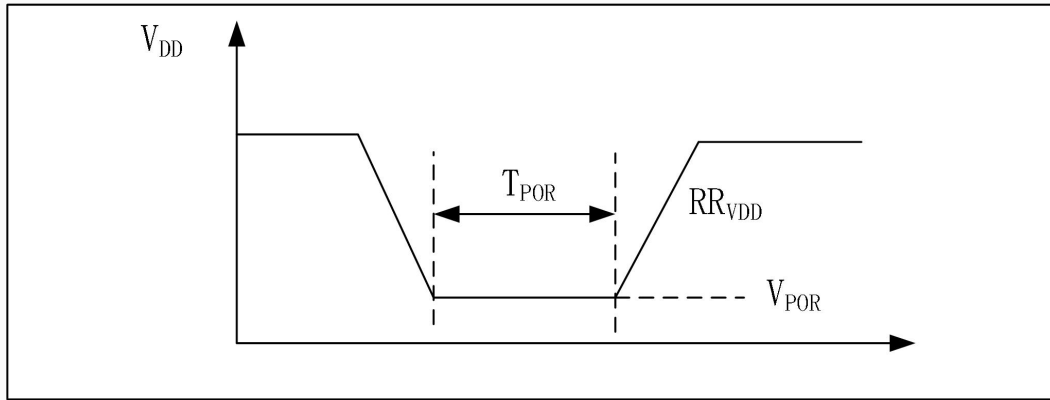
符号	参数	最小值	典型值	最大值	单位	测试条件
V <sub>RIN</sub>	内部参考电压	-1%	1.22	+1%	V	VDD=5.0V, T <sub>A</sub> =25 °C
		-2%	1.22	-2%	V	VDD=2.5~5.5V, T <sub>A</sub> =-40~85 °C
		-1%	2.5	+1%	V	VDD=5.0V, T <sub>A</sub> =25 °C
		-2%	2.5	-2%	V	VDD=3~5.5V, T <sub>A</sub> =-40~85 °C
		-	VDD	-	V	VDD=5.0V, T <sub>A</sub> =25 °C

注：VDD 需比参考电压大 0.5V 才能保证参考电压的精度。

#### 4.17. 上电/掉电复位

**表 20 上电复位特性**

符号	参数	最小值	典型值	最大值	单位	测试条件
T <sub>A</sub>	工作温度	-40	25	105	°C	-
V <sub>POR_th</sub>	上电复位释放阈值电压	1.9	2.0	2.15	V	-
V <sub>PDR_th</sub>	掉电复位阈值电压	1.85	1.9	1.95	V	-
V <sub>POR_start</sub>	上电复位的启动电压	-	-	100	mV	-
RR <sub>VDD</sub>	上电复位的电压上升率	0.025	-	-	V/ms	-
T <sub>POR</sub>	上电复位需要电压保持在 V <sub>POR_start</sub> 的最短时间	0.5	-	-	ms	-



## 5. 典型应用电路

图 5 典型应用电路

Only For 唯拓高

## 6. 封装信息

### 6.1. QFN48(5mm\*5mm\*0.75mm,e=0.35mm)

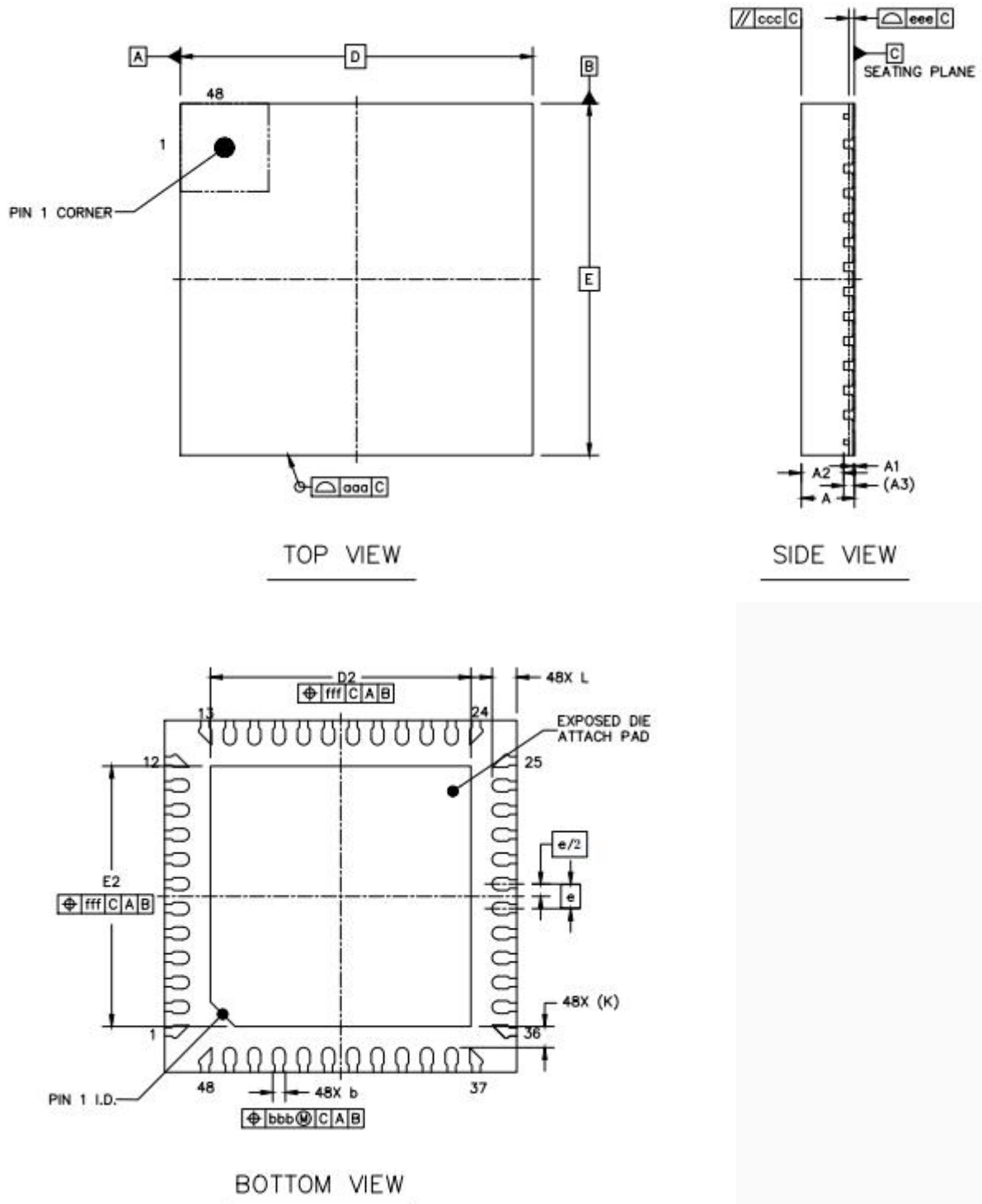


图 6 QFN48 封装框图

**表 21 QFN48 封装尺寸**

SYMBOLS	MIN	NOR	MAX
	(mm)		
A	0.70	0.75	0.80
A1	0.00	0.02	0.05
A2	---	0.55	---
A3	0.203 REF		
b	0.13	0.18	0.23
D	5BSC		
E	5BSC		
e	0.35BSC		
D2	3.6	3.7	3.8
E2	3.6	3.7	3.8
L	0.25	0.35	0.45
K	0.3REF		

**表 22 QFN48 湿度特性**

名称	等级
湿度等级	MSL3

## 7. 潮湿敏感度等级

3 级防潮 (MSL3), 其要求为:

1. 在真空包装中的有效保存时间: 在正常电子元器件保存条件下为 12 个月; 存储环境条件: 温度  $<40^{\circ}\text{C}$ , 相对湿度  $<90\% \text{ R.H.}$
2. 在真空包装被打开后, 如果器件是用于红外回流设备或同等条件处理(温度不超过  $260^{\circ}\text{C}$ ), 必须要符合以下条件:
  - (1) 168 小时内上线生产 (工厂环境为  $\leq 30^{\circ}\text{C}/60\% \text{ R.H.}$ );
  - (2) 在  $\leq 10\% \text{ R.H.}$  条件下保存 (例如在干燥柜中保存)。
3. 在以下条件下, 器件上线生产前需要进行烘干处理:
  - (1) 在  $23 \pm 5^{\circ}\text{C}$  时, 湿度指示卡显示  $>20\%$ ;
  - (2) 不符合 2 (1) 或 2 (2)。
4. 如果器件需要烘干处理, 烘干时间为:
  - (1) 如密封包装内是低温器件 (例如卷带包装的产品),  $40^{\circ}\text{C}+5^{\circ}\text{C}/-0^{\circ}\text{C}<5\% \text{ R.H.}$  条件下烘干 192 小时;
  - (2) 如密封包装内是高温器件 (例如托盘包装的产品), 在  $125^{\circ}\text{C}+5^{\circ}\text{C}/-0^{\circ}\text{C}$  条件下烘干 8 小时;
  - (3) 烘烤完成后, 冷却后需立即装入真空袋。卷带真空袋包装放入不小于 5 克干燥剂和一张 6 点式湿度指示卡并抽真空密封保存; 托盘真空袋包装放入不小于 10 克干燥剂和一张 6 点式湿度指示卡并抽真空密封保存。

## 8. SMT 设计要求

### 8.1. 回流焊温度曲线

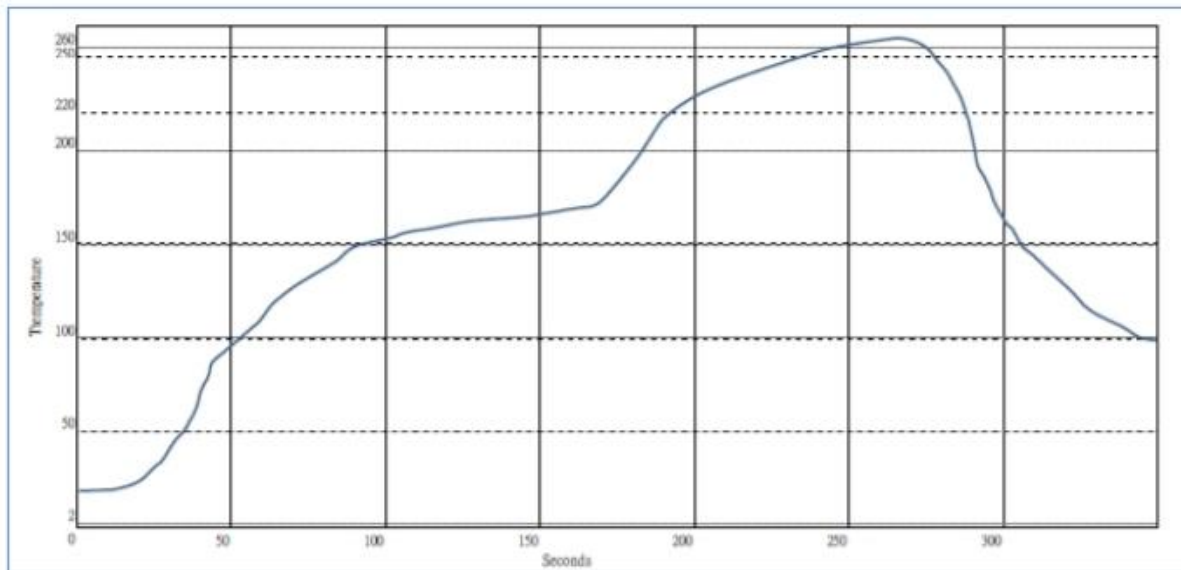


图 7 无铅回流焊温度曲线示意图

依照 J-STD-020D-01, GH301 芯片无铅 (Pb-Free) 回流温度曲线说明见下表格。

表 23 无铅 (Pb-Free) 回流温度曲线说明

区间	无铅制程参数 (参考)		
A 预热区 (25°C~150°C)	预热时间	80s~120s	在炉内的整个时间不超过 8 分钟
	升温斜率	<3°C/s	
B 恒温区 (150°C~200°C)	恒温时间	60s~120s (建议 100s)	
	升温斜率	<1°C/s	
C 回流区	回流温度	>217°C	
	回流时间	60s~150s	
	升温斜率	<3°C/s	
	峰值温度	230°C~255°C	
D 冷却区	降温斜率 1 (~217°C)	<6°C/s	
	降温斜率 2 (<217°C)	1°C/s~3°C/s	

### 8.2. 设备要求

贴片设备具有正常水平的焊盘识别功能及偏位公差 (设备贴装公差通常 <50 μm, 必须识别底部焊盘, 不建议识别芯片外形来定位); X-Ray 设备用于确认贴片高度及对位准确性;  
建议采用专用夹具保证 FPC 的平整 (磁性夹具最好);  
不建议手动印刷 (建议全自动印刷, 具有自动识别 mark 设备), 印刷需做首件检查。

### 8.3. 锡膏要求

无指定锡膏, 有量产成功经验的无铅锡膏产品即可 (建议 SAC305)。

#### 8.4. 吸嘴要求

由于胶体表面不平整，建议选用圆形吸嘴（方形吸嘴易漏气），吸嘴图纸参数如下（吸嘴材料为ESD硬性材质），具体尺寸请参考下图。

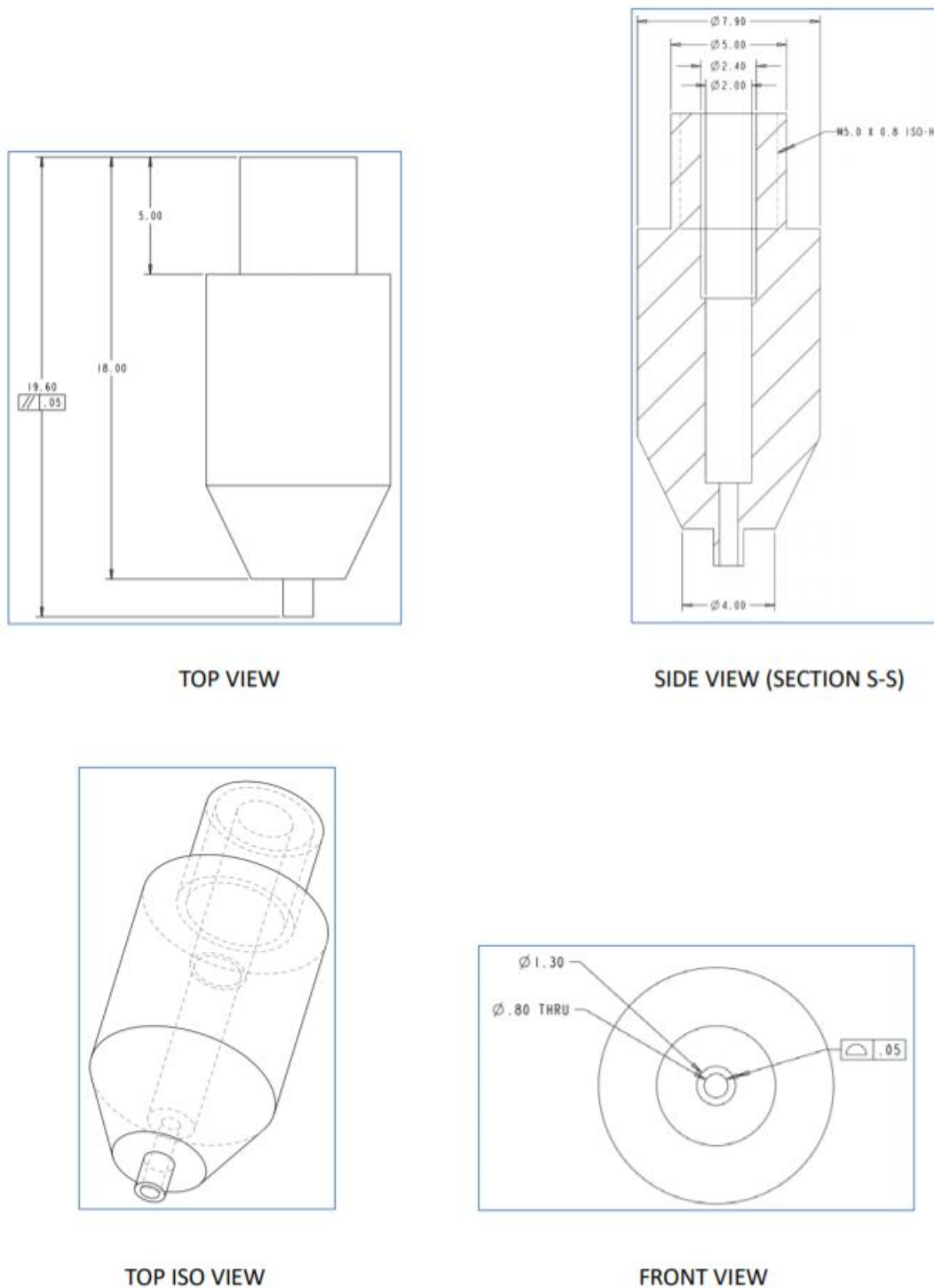


图 8 吸嘴参考图纸（单位：mm）

吸取位置：请参考下图，吸取胶体凹面处（居中）。

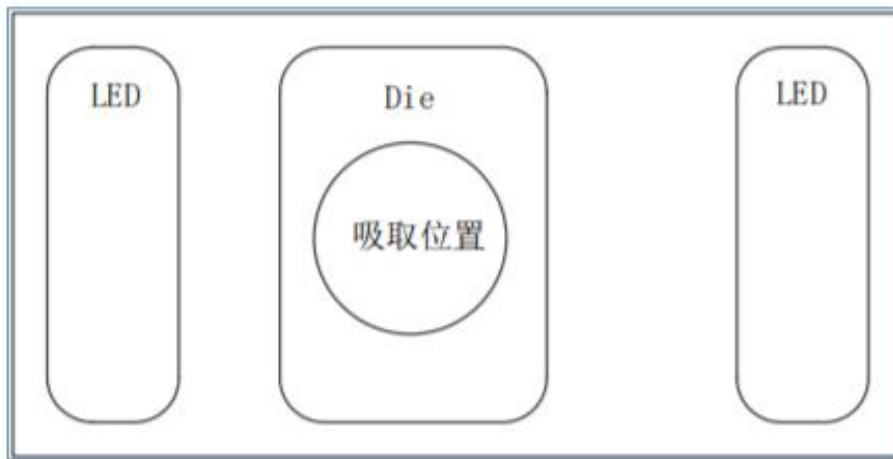


图 9 吸取位置示意图

注：吸嘴吸取胶体会脏污的风险，需定期检查或更换吸嘴。

## 9. 免责声明和版权公告



芯海科技  
CHIPSEA

股票代码:688595

### 免责声明和版权公告

本文档中的信息，包括供参考的 URL 地址，如有变更，恕不另行通知。

本文档可能引用了第三方的信息，所有引用的信息均为“按现状”提供，芯海科技不对信息的准确性、真实性做任何保证。

芯海科技不对本文档的内容做任何保证，包括内容的适销性、是否适用于特定用途，也不提供任何其他芯海科技提案、规格书或样品在他处提到的任何保证。

芯海科技不对本文档是否侵犯第三方权利做任何保证，也不对使用本文档内信息导致的任何侵犯知识产权的行为负责。本文档在此未以禁止反言或其他方式授予任何知识产权许可，不管是明示许可还是暗示许可。

Wi-Fi 联盟成员标志归 Wi-Fi 联盟所有。蓝牙标志是 Bluetooth SIG 的注册商标。

文档中提到的所有商标名称、商标和注册商标均属其各自所有者的财产，特此声明。

**版权归 © 2024 芯海科技（深圳）股份有限公司，保留所有权利。**